فصل چهارم

تقویت کننده های توان

٤-١ مقدمه

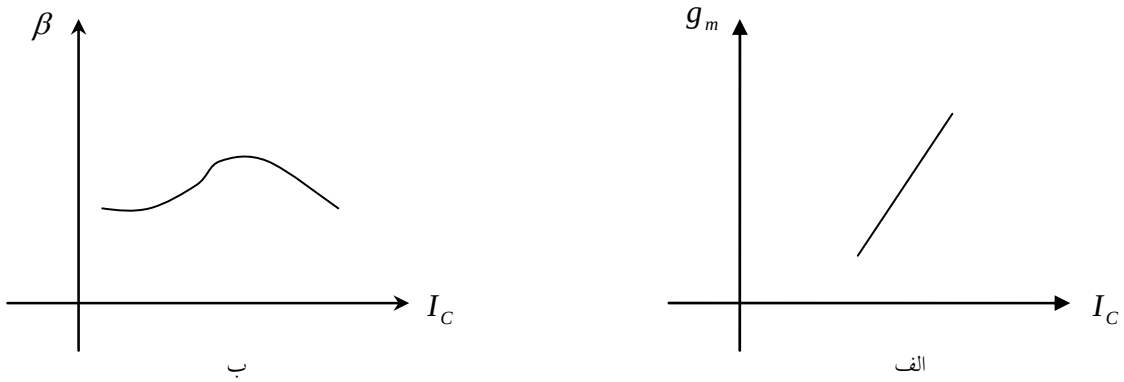
تمام تقویت کننده‌هایی که تا کنون بررسی شده اند، در اصل تقویت کننده توان هستند. زیرا ولتاژ و جریان به عبارت دیگر توان را تقویت می کنند. ولی منظور از تقویت کننده توان یا تقویت کننده قدرتی[1] تقویت کننده ای است که بر روی مقاومت بار توان قابل ملاحظه ای منتقل کند. معمولاً اگر توان خروجی تقویت کننده ای بیش از چند ده میلی وات باشد، جزو تقویت کننده های قدرتی به حساب می آید.

تقویت کننده های توان - برای این که حداکثر توان ممکنه را منتقل کنند - باید دارای ولتاژ بعبارت دیگر جریان خروجی با دامنه ماکزیمم باشند. بنابراین، این تقویت کننده ها جزو تقویت کننده های علایم بزرگ[2] به شمار می آیند. از آنجایی که در این حالت تغییرات جریان کلکتور نسبت به جریان نقطه

---

[1] Power Amplifier
[2] Large Signal Amplifier

کار قابل اغماض نیست و به همین دلیل مشخصات ترانزیستور (β ، g_m ، ...) با جریان خروجی تغییر می کنند. (شکل ٤-١). اعوجاج این طبقه اصولاً زیاد است. برای پایین نگهداشتن اعوجاج باید از خاصیت فیدبک منفی استفاده کرد. علاوه بر آن، از آنجایی که وابستگی β به I_C کمتر از وابستگی g_m به I_Cاست، در عمل باید سعی شود کنترل ترانزیستور به طریق کنترل جریان باشد نه ولتاژ.



شکل ٤-١ وابستگی پارامترهای ترانزیستور به جریان کلکتور الف- g_m و ب- β

منطقاً تقویت کننده های توان در طبقه خروجی یک تقویت کننده چند طبقه قرار می گیرند. برای این طبقه – علاوه بر مشخصات متداولی که برای سایر تقویت کننده ها (نظیر بهره، مقاومت های ورودی و خروجی، فرکانس های حد، ...) نیز مورد بررسی قرار می گرفتند – مهمترین پارامترها: میزان توان منتقل شده به بار (توان خروجی)، توان تلف شده بر روی عناصر، راندمان و اعوجاج می باشند. به همین دلیل، در اینجا جهت یاد آوری یک بار دیگر روابط مربوطه ذکر می شوند.

توان خروجی : $P_o = \frac{V_{op}^2}{2R_L} = \frac{1}{2} I_{op}^2 R_L$ (١-٤)

توان جذب شده : $P_{CC} = V_{CC} \cdot I_{CC}$ (٢-٤)

توان تلف شده : $P_D = P_{CC} - P_o$ (٣-٤)

$$\eta = \frac{P_o}{P_{CC}} \quad : \text{راندمان} \qquad (٤-٤)$$

$$THD = \frac{\sqrt{\sum_{i=2}^{\infty} V_i^2}}{V_1} \quad : \text{اعوجاج} \qquad (٤-٥)$$

٤-٢ تقویت کننده کلاس A

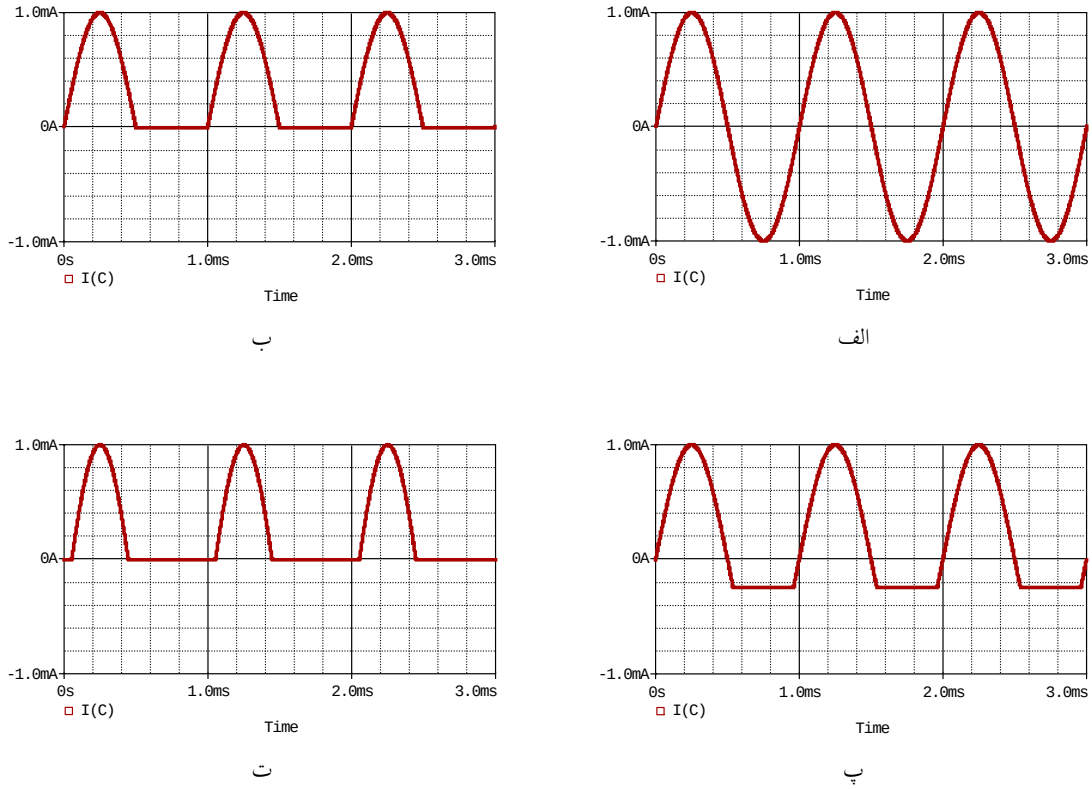
بنا به تعریف یک تقویت کننده کلاس A[1]، تقویت کننده ای است که در صورت اعمال یک ولتاژ سینوسی به ورودی آن، این سیگنال به طور کامل در خروجی تقویت کننده ظاهر شود. در این صورت اصطلاحاً گویند تقویت کننده ۳٦۰ درجه‌ی سیگنال را تقویت می کند. تقویت کننده‌هایی که تا کنون مورد بررسی قرار گرفته اند، از این نوع بوده اند.

در این فصل، علاوه بر بررسی مشخصات تقویت کننده کلاس A، تقویت کننده های کلاس B[2] و کلاس A-B[3] نیز مورد بر رسی قرار می گیرند. تقویت کننده های کلاس B تقویت کننده‌هایی هستند که نصف سیگنال به عبارت دیگر ۱۸۰ درجه‌ی آنرا تقویت می کنند. در تقویت کننده های کلاس A-B جریان کلکتور بیش از ۱۸۰ درجه ظاهر می شود.

تقویت کننده های دیگری نظیر کلاس C، D، E، ... وجود دارند که بررسی آنها از حوصله این درس خارج است. علاقمندان، به دروس دیگر نظیر مدارهای مخابراتی، الکترونیک پیشرفته، طراحی آی

[1] Class A Amplifier
[2] Class B Amplifier
[3] Class A-B Amplifier

سی های رادیویی، ... مراجعه نمایند. جریان خروجی (کلکتور، درین، ...) برخی از این تقویت کننده ها در شکل ٤-٢ نمایش داده شده است.



شکل ٤-٢ دسته بندی انواع تقویت کننده های توان: الف- A، ب- B، پ- AB، ت- C

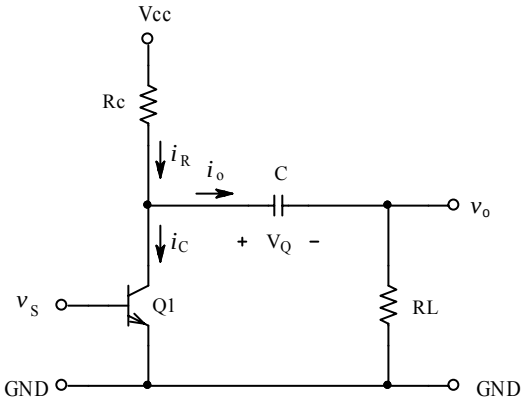
٤-٢-١ تقویت کننده امیتر مشترک

مدار امیتر مشترک (شکل ٤-٣) را در نظر بگیرید. در صورتی که فرکانس تغییرات خیلی کم باشد (حالت استاتیکی، مشخصه DC)، خازن کوپلاژ باز بوده: $i_o = 0$ و در نتیجه $i_R = i_C$. از KVL:

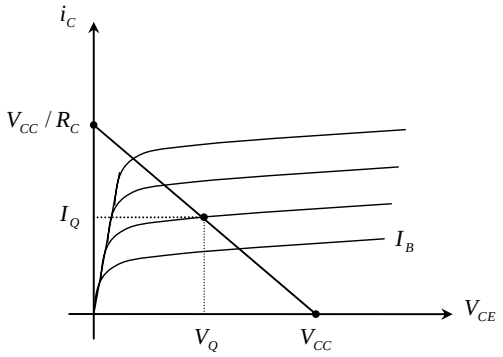
$$V_{CC} - i_C R_C - V_{CE} = 0$$

$$i_C = \frac{V_{CC} - V_{CE}}{R_C}$$

$$i_C = -\frac{1}{R_C} V_{CE} + \frac{V_{CC}}{R_C} \qquad (٦-٤)$$



شکل ٤-٣ بررسی علایم بزرگ مدار امیتر مشترک

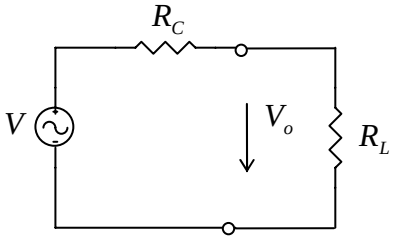


شکل ٤-٤ خط بار استاتیکی

رابطه (٤-٦) بصورت خطی با شیب $-\frac{1}{R_C}$ در محورهای مشخصه خروجی ترانزیستور نمایش داده می شود. به این خط، خط بار استاتیکی یا DC[1] گویند. در شکل ٤-٤ خط بار استاتیکی در صفحه‌ی مشخصه خروجی ترانزیستور رسم شده است.

نقطه کار، نقطه ای بر روی خط بار است. در صورتی که ترانزیستور ایده‌آل فرض شود ($V_{CE_{sat}} = 0V$) برای تقویت کننده علایم کوچک - همانطور که قبلاً دیدیم - معمولاً ولتاژ نقطه کار نصف V_{CC} انتخاب می شود. یعنی: $V_Q = \frac{V_{CC}}{2}$

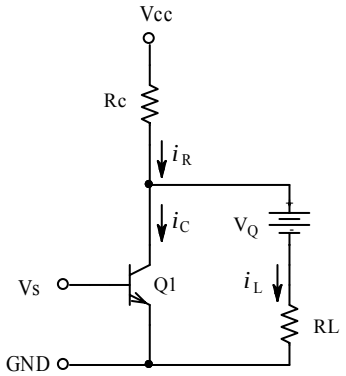
از لحاظ سیگنال - در محدوده‌ی فرکانس کار - خازن کوپلاژ باید اتصال کوتاه باشد. در نتیجه مدار



شکل ٤-٥ مدار معادل تقویت کننده برای سیگنال

[1] DC or Static Load - Line

معادل تقویت کننده را می توانیم یک منبع ولتاژ با مقاومت داخلی R_C در نظر بگیریم (شکل ٤-٥). در این حالت هر قدر R_C کمتر باشد، توان بیشتری به R_L منتقل می شود (چرا؟).



شکل ٤-٦ مدار معادل علایم بزرگ

به ازای یک R_C مشخص (کم شدن R_C باعث زیاد شدن I_C، اتلاف ترانزیستور و کم شدن بهره تقویت کننده می گردد (چرا؟)). ماکزیمم توان موقعی منتقل می شود که $R_L = R_C$ باشد (چرا؟)[1]. حال اگر در نظر بگیریم که برای سیگنال، خازن مانند یک باطری با ولتاژ V_Q عمل می کند (V_Q ولتاژ بین کلکتور و امیتر در نقطه کار است).

با توجه به شکل ٤-٦ و KCL، رابطه $i_C = f\,(V_{CE})$ بصورت زیر خواهد بود:

$$i_C = i_R - i_L$$

داریم: $i_R = \dfrac{V_{CC} - V_{CE}}{R_C}$ و $i_L = \dfrac{V_{CE} - V_Q}{R_L}$، چون $R_C = R_L$ انتخاب شده است پس:

$$i_C = \frac{V_{CC} + V_Q - 2V_{CE}}{R_L} = -\frac{2}{R_L}V_{CE} + \frac{V_{CC} + V_Q}{R_L} \qquad (٧-٤)$$

در شکل ٤-٧، رابطه (٤-٧) بصورت خطی با شیب $-\dfrac{1}{R_L/2}$ (در حالت کلی تر $-\dfrac{1}{R_C \,||\, R_L}$) در محورهای مشخصه خروجی ترانزیستور نمایش داده شده است. برای وضوح بیشتر، در این شکل مشخصه های ترانزیستور رسم نشده اند.

این خط که به آن خط بار دینامیکی یا AC[2] گویند. خط بار استاتیکی را در نقطه کار (Q) قطع می کند.

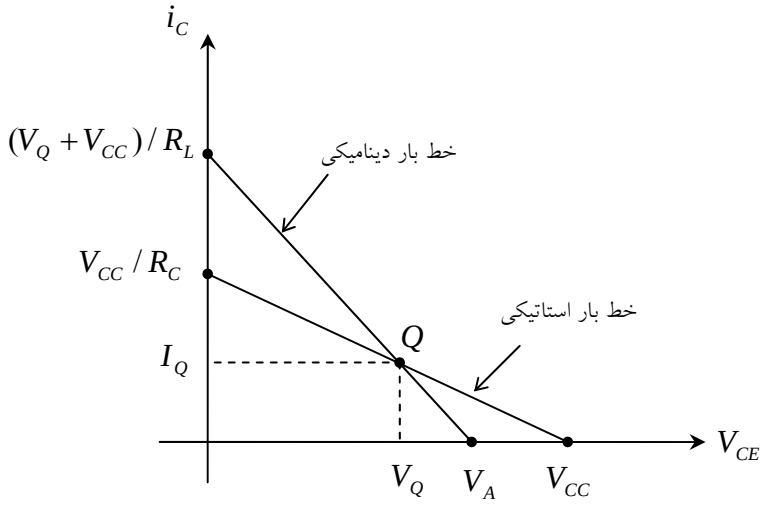
---

[1] جهت بررسی ریاضی وار این مطالب می توان به پیوست ٤-١ مراجعه کرد.

[2] AC or Dynamic Load - Line

همچنین از روی شکل و به کمک رابطه (٤-٧) محل تقاطع خط بار دینامیکی با محور ولتاژ $V_A = \frac{V_Q + V_{CC}}{2}$ بدست می آید.

حداکثر ولتاژ خروجی محل تقاطع این خط و محور ولتاژها (V_A) و حداکثر جریان کلکتور محل تلاقی این خط با محور جریانها ($\frac{V_Q + V_{CC}}{R_L}$) می باشد. بنابراین در حالت دینامیکی ولتاژ خروجی کمتر و جریان کلکتور بیشتر از حالت استاتیکی است. این مطلب باید در طراحی و انتخاب ترانزیستور در نظر گرفته شود.

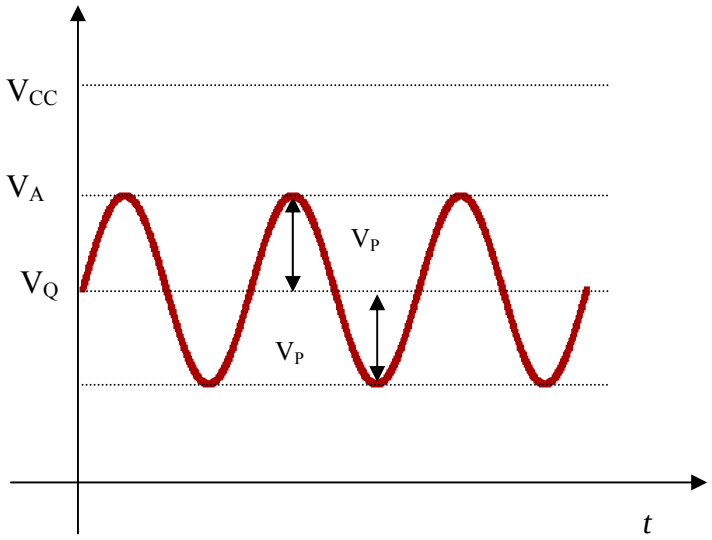


شکل ٤-٧ خط بار دینامیکی

برای مثال می بینیم اگر مانند تقویت کننده های علایم کوچک بخواهیم $V_Q = \frac{V_{CC}}{2}$ انتخاب شود، ماکزیمم دامنه سیگنال خروجی:

$$V_P = V_A - V_Q = \frac{V_{CC}}{4} \qquad (٨-٤)$$

خواهد شد. این مطلب در نمودار زمانی شکل ٤-٨ نمایش داده شده است.

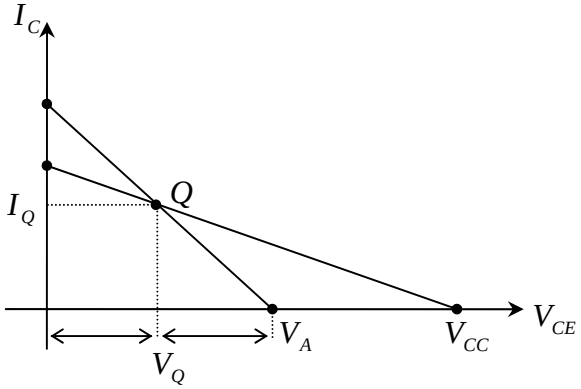


شکل ٤-٨ دیاگرام زمانی ولتاژ خروجی در صورت انتخاب نقطه کار در نصف ولتاژ منبع

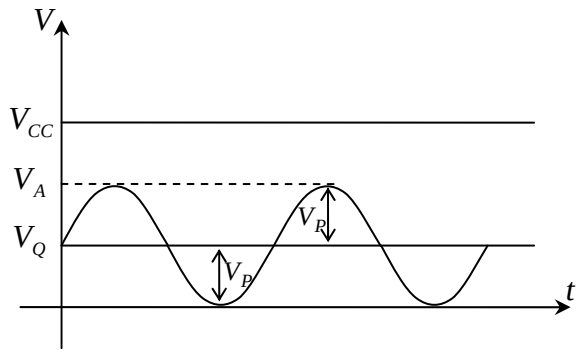
پس از اندکی بررسی مشاهده می شود، برای این که ماکزیمم دامنه خروجی را بدست آوریم، در حالت علایم بزرگ به ازای $R_C = R_L$ باید $V_Q = \frac{V_{CC}}{3}$ انتخاب شود (چرا). در نتیجه:

$$V_Q = V_P = \frac{V_{CC}}{3} \qquad (٩-٤)$$

این مطلب در شکلهای ٤-٩ و ٤-١٠ نمایش داده شده است.



شکل ٤-١٠ خط بار دینامیکی به ازای $V_Q = V_{CC}/3$



شکل ٤-٩ نمودار زمانی ولتاژ خروجی به ازای $V_Q = V_{CC}/3$

در این صورت جریان نقطه کار:

$$I_Q = \frac{V_{CC} - V_Q}{R_C} = \frac{2V_P}{R_C} \qquad (۱۰-٤)$$

و جریان ماکزیمم کلکتور:

$$I_{C_{\max}} = \frac{V_{CC} + V_Q}{R_C} = \frac{4V_P}{R_C} = 2I_Q \qquad (۱۱-٤)$$

خواهند بود. به این ترتیب اگر شرط خاصی نباشد، نقطه کار:

$$V_Q = V_P = \frac{V_{CC}}{3} \quad , \quad I_Q = \frac{2V_P}{R_C} = \frac{2V_{CC}}{3R_C}$$

انتخاب می شود.

توجه: این شرایط برای حالت ایده‌آل می باشد. در حالت واقعی که معمولاً R_E در مدار وجود دارد، ممکن است $V_{CE_{SAT}}$ قابل اغماض نباشد، و - برای این که تقویت کننده از کلاس A خارج نشود - باید همواره $I_C > 0$ ($V_{R_C} > 0$) باشد؛ حداکثر دامنه ولتاژ خروجی کمتر از مقدار ذکر شده خواهد بود. بنابراین نقطه کار باید با توجه به شرایط مسئله مقدار دیگری انتخاب شود. برای مثال اگر $V_{CC} = 12V$ و $V_{R_E} = V_{CE_{sat}} = V_{R_{C_{\min}}} = 1V$ فرض شود:

$$V_P = \frac{V_{CC} - V_{R_E} - V_{CE_{sat}} - V_{R_{C_{\min}}}}{3} = \frac{12-1-1-1}{3} = 3V$$

و

$$V_Q = V_P + V_{R_E} + V_{CE_{sat}} = 3+1+1 = 5V$$

انتخاب خواهند شد.

٤-٢-٢ بررسی مشخصات تقویت کننده

مهمترین مشخصه یک تقویت کننده قدرتی، توان خروجی و راندمان آن است. طبیعتاً توان خروجی به ازای یک بار مشخص، هنگامی حداکثر است که دامنه V_o ماکزیمم باشد. با توجه به این که سیگنال خروجی طبق رابطه (٤-١٢) بیان می شود، و برای محاسبه توان در حالت کلی رابطه (٤-١٣) به کار می رود، در بعضی حالات خاص ساده تر است که از روابط مربوط به آن حالت استفاده کنیم.

$$v_o(t) = V_P \sin \omega t = V_P \sin \alpha \qquad (\omega t = \alpha) \tag{١٢-٤}$$

$$P = \frac{1}{2\pi} \int_0^{2\pi} v(\alpha)\, i(\alpha)\, d\alpha \qquad (\omega\, t = \alpha) \tag{١٣-٤}$$

برای مثال توان خروجی تقویت کننده به عبارت دیگر توانی که تقویت کننده به بار منتقل می کند، در صورتی که بار یک مقاومت خالص اهمی باشد (امری که تا کنون فرض شده و در عمل معمولاً چنین است): $P_o = \frac{V_{o_{eff}}^2}{R_L}$، به عبارت دیگر:

$$P_{o_{\max}} = \frac{V_{o_{P_{\max}}}^2}{2R_L} = \frac{1}{2}\, I_{o_{P_{\max}}}^2\, R_L$$

تذکر: از این پس با توجه به این که می دانیم منظور از ولتاژ به عبارت دیگر جریان، ماکزیمم مقادیر خروجی است، جهت سادگی در نوشتار رابطه فوق را به صورت:

$$P_{o_{\max}} = \frac{V_P^2}{2R_L} = \frac{1}{2}\, I_P^2 \cdot R_L \tag{١٤-٤}$$

می نویسیم. در ضمن دقت شود که منظور از ماکزیمم توان، بیشینه مقدار متوسط توان است نه مقدار لحظه ای آن.

بنابراین اگر ولتاژ نقطه کار را نصف ولتاژ منبع تغذیه انتخاب کنیم، از رابطه (٤–٨):

$$P_{o\max} = \frac{V_P{}^2}{2R_L} = \frac{(V_{CC}/4)^2}{2R_L} = \frac{V_{CC}{}^2}{32R_L} \qquad (١٥–٤)$$

و چنانچه ولتاژ نقطه کار را یک سوم ولتاژ منبع تغذیه انتخاب کنیم، از رابطه (٤–٩):

$$P_{o\max} = \frac{V_P{}^2}{2R_L} = \frac{V_{CC}{}^2}{18R_L} \qquad (١٦–٤)$$

برای انتخاب المانها و محاسبه راندمان – علاوه بر محاسبه توان خروجی – احتیاج به محاسبه توان تلف شده توسط R_C و ترانزیستور می باشد. برای محاسبه توان R_C می توان از راه حل کلی (رابطه (٤–١٣)) استفاده کرد. راه حل ساده تر ولی، در نظر گرفتن این واقعیت است، که توان تلف شده روی مقاومت R_C دارای دو مؤلفه است که با هم جمع می شوند: یکی مؤلفه DC که از نقطه کار ناشی می شود، دیگری مؤلفه AC که از تغییرات ولتاژ خروجی بوجود می آید. پس:

$$P_{R_C} = P_{DC} + P_{AC} \qquad (١٧–٤)$$

$$P_{DC} = V_{R_C} \cdot I_{R_C} = (V_{CC} - V_Q) \cdot I_Q \qquad (١٨–٤)$$

$$P_{AC} = \frac{V_P^2}{2R_C} \qquad (١٩–٤)$$

در نتیجه، با جانشینی روابطه (٤–٨) و (٤–٩) در روابط (٤–١٨) و (٤–١٩) توان مصرفی مقاومت کلکتور برای هر دو حالت ولتاژ نقطه کار نصف یا یک سوم ولتاژ منبع تغذیه انتخاب شده باشد، به دست می آید.

در صورتی که نقطه کار $V_{CE} = V_{CC}/2$ انتخاب شده باشد:

$$P_{R_C\max} = \frac{4V_P{}^2}{R_C} + \frac{V_P{}^2}{2R_C} = \frac{9V_P{}^2}{2R_C} = \frac{9V_P{}^2}{2R_L} = 9P_{o\max} \qquad (٢٠–٤)$$

برای محاسبه توان ترانزیستور، دیگر نمی توان گفت توان تلف شده مجموع دو توان DC و AC است. زیرا ولتاژ و جریان ترانزیستور با هم اختلاف فاز داشته، با افزایش دامنه سیگنال (توان) خروجی، توان تلف شده بر روی ترانزیستور کمتر از حالت DC خواهد بود. این امر به دین معنی است که توان تلف شده بر روی ترانزیستور تفاضل دو مولفه توان DC و AC خواهد بود. در این مرحله به جای استفاده از این استدلال – به عنوان تمرین – می خواهیم از راه حل کلی استفاده می کنیم. به کمک شکل ٤–٦ و رابطه (٤–١٢):

$$v_{CE} = V_{CE} + V_P \sin\alpha \qquad (٢١–٤)$$

$$i_C = \frac{V_{CC} - V_{CE} - 2V_P \sin\alpha}{R_L} \qquad (٢٢–٤)$$

در صورتی که ولتاژ نقطه کار را نصف ولتاژ منبع تغذیه انتخاب کنیم، با توجه به رابطه (٤–٨) داریم:

$$V_{CC} = 4V_P\,, \quad V_{CE} = 2V_P \qquad (٢٣–٤)$$

با جانشینی در روابط (٤–٢١)، (٤–٢٢):

$$v_{CE} = 2V_P + V_P \sin\alpha = V_P \cdot (2 + \sin\alpha) \qquad (٢٤–٤)$$

$$i_C = \frac{4V_P - 2V_P - 2V_P \sin\alpha}{R_L} = \frac{2V_P}{R_L} \cdot (1 - \sin\alpha) \qquad (٢٥–٤)$$

و (٤–١٣):

$$P_Q = \frac{1}{2\pi} \int_0^{2\pi} v_{CE}(\alpha) \cdot i_C(\alpha)\, d\alpha$$

$$P_Q = \frac{1}{2\pi} \int_0^{2\pi} V_P (2 + \sin\alpha) \cdot \frac{2V_P}{R_L} (1 - \sin\alpha)\, d\alpha$$

$$P_Q = \frac{V_P^2}{\pi \cdot R_L} \int_0^{2\pi} (2 - \sin\alpha - \sin^2\alpha)\, d\alpha \qquad (٢٦–٤)$$

با توجه به روابط مثلثاتی $\sin^2\alpha = \frac{1-\cos 2\alpha}{2}$ و انتگرال $\int \cos 2\alpha \, d\alpha = \frac{1}{2}\sin 2\alpha$ رابطه (٤-٢٦) به صورت:

$$P_Q = \frac{{V_P}^2}{\pi R_L}\left(\frac{3}{2}\alpha + \cos 2\alpha + \frac{1}{4}\sin 2\alpha\right)\Big|_0^{2\pi} = \frac{3\,{V_P}^2}{R_L} \qquad (٤-٢٧)$$

محاسبه می شود. با توجه به این که $P_{o_{\max}} = \frac{V_P^2}{2R_L}$ است:

$$P_Q = 6P_{o_{\max}} \qquad (٤-٢٨)$$

حاصل می شود. توجه شود که ماکزیمم توان را ترانزیستور موقعی صرف می کند که توان منتقل شده به بار صفر باشد (چرا؟). به عبارت دیگر:

$$P_{Q_{\max}} = V_{CE} \cdot I_C = \frac{V_{CC}}{2} \cdot \frac{V_{CC}}{2R_C} = \frac{V_{CC}^2}{4R_L} = 8P_{o_{\max}} \qquad (٤-٢٩)$$

برای محاسبه راندمان ابتدا توان منبع تغذیه را بدست می آوریم:

$$P_{CC} = V_{CC} \cdot I_{C_Q} = \frac{V_{CC}^2}{2R_L} = 16P_{o_{\max}} \qquad (٤-٣٠)$$

به عبارت دیگر:

$$P_{CC} = P_o + P_Q + P_{R_C} = P_{o_{\max}} + 6P_{o_{\max}} + 9P_{o_{\max}} = 16P_{o_{\max}} \qquad (٤-٣١)$$

توجه شود که تا زمانی که تقویت کننده از ناحیه خطی خود خارج نشده باشد، توان جذب شده از منبع تغذیه مقداری ثابت، و مستقل از توان خروجی است. طبق تعریف $\eta = \frac{P_o}{P_{CC}}$ بنابراین:

$$\eta_{\max} = \frac{P_{o_{\max}}}{P_{CC}} = \frac{P_{o_{\max}}}{16P_{o_{\max}}} = \frac{1}{16} = 6.25\% \qquad (٤-٣٢)$$

پس ماکزیمم راندمان، در حالت ایده‌آل حدود ٦٪ خواهد بود. عملاً با در نظر گرفتن افت ولتاژ بر روی R_E، مقاومت های بایاس، و این واقعیت که $V_{CE_{sat}} > 0$ و $V_{R_{C\min}} > 0$ می باشند، در اکثر مدار های واقعی بازده این تقویت کننده به مراتب کمتر از این مقدار خواهد بود.

در صورتی که ولتاژ نقطه کار را یک سوم ولتاژ منبع تغذیه انتخاب کنیم، با توجه به رابطه (٤-٩) داریم:

$$V_{CC} = 3V_P\,, \quad V_{CE} = V_P \qquad (٣٣-٤)$$

با تکرار راه حل حالت قبل حاصل می شود:

$$P_Q = 2P_{o_{\max}} \qquad (٣٤-٤)$$

$$P_{Q_{\max}} = 4P_{o_{\max}} \qquad (٣٥-٤)$$

$$P_{CC} = 12P_{o_{\max}} \qquad (٣٦-٤)$$

$$\eta_{\max} = \frac{1}{12} = 8.33\% \qquad (٣٧-٤)$$

پس ماکزیمم راندمان، در حالت ایده‌آل حدود ٨٪ خواهد بود. عملاً به دلایل ذکر شده، در اکثر مدار های واقعی بازده این تقویت کننده به مراتب کمتر از این مقدار خواهد بود (حدود ٥٪).

تمرین: در این مرحله می خواهیم توان مصرفی ترانزیستور را به روش شهودی بدست آوریم. برای این منظور چنین استدلال می کنیم:

میدانیم که یک تقویت کننده کلاس A – مستقل از مقدار توان خروجی – هموار از منبع تغذیه توان ثابت:

$$P_{CC} = V_{CC} \cdot I_{CC} = V_{CC} \cdot I_{C_Q}$$

را جذب می کند (چرا؟). از طرف دیگر این توان مجموع توان های خروجی و تلف شده بر روی عناصر است، یعنی:

$$P_{CC} = P_o + P_R + P_Q$$

لذا:

$$P_Q = P_{CC} - P_o - P_R$$

بنابراین مثلاً در صورتی که ولتاژ نقطه کار نصف ولتاژ منبع تغذیه انتخاب شده باشد:

$$P_{CC} = V_{CC} \cdot I_{C_Q} = V_{CC} \cdot \frac{V_{CC}}{2R_L} = 16P_{o\max}$$

بنابراین به ازای توان خروجی ماکزیمم:

$$P_Q\left(P_{o\max}\right) = P_{CC} - P_{o\max} - P_{R\max} = 16P_{o\max} - P_{o\max} - 9P_{o\max} = 6P_{o\max}$$

و به ازای توان خروجی صفر:

$$P_Q\left(P_o = 0\right) = P_{Q\max} = P_{CC} - P_{R\min} = 16P_{o\max} - 8P_{o\max} = 8P_{o\max}$$

٤-٢-٣ انتخاب عناصر

در تقویت کننده های قدرت، معمولاً مقدار مقاومت بار و ماکزیمم توان خروجی مطلوب، مشخص می شوند و مشخصات سایر عناصر توسط این مقادیر بدست می آیند.

مثال ٤-١ یک تقویت کننده با مشخصات $P_o = 1W / 8\Omega$ طرح کنید.

حل: از صورت مسئله استنباط می شود که: $R_L = 8\Omega$ و $P_{o\,\max} = 1W$ باید باشد. با توجه به این که همواره سعی بر آن است که بازده یک سیستم بیشینه باشد (مگر این که به دلایلی پارامترهای دیگری

با این امر در تناقض بوده، نسبت به آن در اولویت قرار گرفته باشند)، ولتاژ نقطه کار را یک سوم ولتاژ منبع تغذیه انتخاب می کنیم.

از (٤-١): $P_o = \frac{V_{oP}^2}{2R_L} \Rightarrow V_{oP} = \sqrt{2\,P_o\,R_L} = \sqrt{2\times 1W\times 8\Omega} = 4V$

از (٤-٣٣): $V_{CC} = 3\cdot V_{oP} = 12V$

برای حداکثر بازده: $R_C = R_L = 8\,\Omega$

از (٤-٢٠): $P_{R_C\max} = 9P_{o\ \max} = 9W$

از (٤-٣٥): $P_{T\max} = 4P_{O\max} = 4W$

از (٤-٩): $V_{CE\max} = V_Q + V_P = \frac{2}{3}V_{CC} = 8V$

از (٤-١١): $I_{C_{\max}} = \frac{4V_P}{R_C} = \frac{4\times 4V}{8\Omega} = 2A$

توجه شود که این مقادیر برای حالت ایده‌آل محاسبه شده اند. برای طراحی یک مدار واقعی - پس از محاسبه مقادیر - باید با توجه به یک سری واقعیات فیزیکی، آنها را اصلاح کرد. یعنی مقادیر نامی المانها خیلی بیشتر از مقادیر محاسبه شده باید در نظر گرفته شود. زیرا:

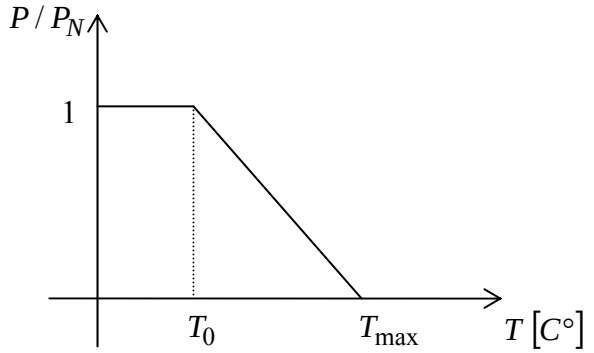
١- در حالت واقعی باید (برای پایداری حرارتی) حتماً مقاومتی در امیتر قرار داد. برای ترانزیستورهای قدرتی (جریانهای زیاد) ولتاژ اشباع ترانزیستور به مراتب بیش از دو، سه دهم ولتی است که معمولاً فرض می شود. و بالاخره چون می خواهیم تقویت کننده در کلاس A باقی بماند، جریان کلکتور به عبارت دیگر افت ولتاژ دو سر مقاومت کلکتور نباید به صفر نزدیک شوند. بنابراین اگر برای هر کدام از این مقادیر حداقل یک ولت در نظر بگیریم:

$$V'_{CC} = V_{CC} + V_E + V_{CE_{sat}} + V_{R_C\min} = 12V + 1V + 1V + 1V = 15V$$

ولتاژ منبع تغذیه به جای ۱۲ ولت، ۱۵ ولت انتخاب می شود. این امر باعث تلفات بیشتر بر روی R_C و Q خواهد شد.

۲- توانی که المانها می توانند تحمل کنند، با افزایش درجه حرارت محیط کم می شود. این مطلب در شکل ٤-۱۰ منعکس شده است.

برای اغلب عناصر ژرمانیومی (دیودها، ترانزیستورها، ...) $T_0 = 25°C$ ، $T_{\max} = 80°C$ و برای عناصر سیلیسیومی $T_0 = 25°C$ ، $T_{\max} = 125 \cdots 175°C$ است. برای مقاومتها T_0 معمولاً $40°C$ یا $70°C$ و $T_{\max}$ بین $120°C$ تا $200°C$ می باشد. در صورتی که مشخصات دقیق المانها را نداشته باشیم احتیاطاً برای ترانزیستورهای سیلیسیم $T_{\max} = 125°C$ و برای مقاومت $T_0 = 40°C$ و $T_{\max} = 120°C$ در نظر گرفته شود.

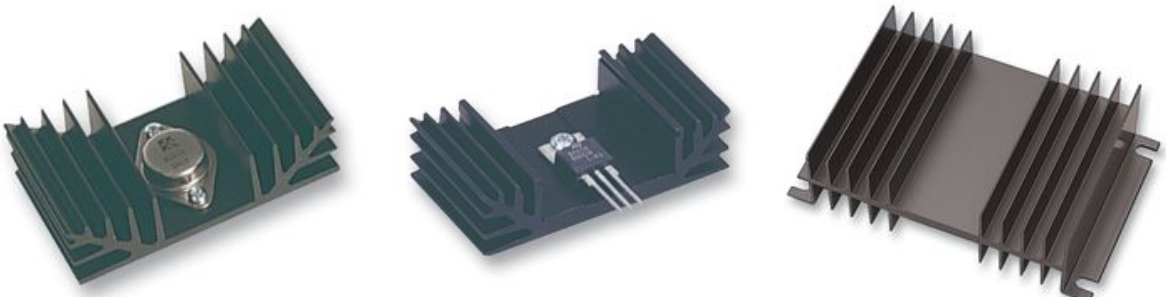


شکل ٤-۱۱ کاهش توان قابل تحمل عناصر بر اثر افزایش دما

مفهوم این نمودار چنین است که اگر فرضاً توان نامی ترانزیستوری $P_N = 100W$ باشد، تا زمانی که درجه حرارت محیط زیر $25°C$ نگه داشته شود، بر روی این ترانزیستور می توان $100W$ تلف کرد و در صورتی که درجه حرارت به $T_{\max} = 125°C$ برسد، دیگر نباید توانی

بر روی آن تلف کرد ($P_T = 0W$)، زیرا ترانزیستور معیوب می شود (می سوزد). پس شیب توان قابل تحمل: $\frac{100W}{25°C - 125°C} = -1W/°C$ خواهد بود.

از آنجایی که درجه حرارت ترانزیستور در هوای آزاد خیلی زود بالا می رود، حتماً باید ترانزیستورهای قدرتی را با خنک کننده[1] که معمولاً پروفیلهای آلومینیمی می باشند، استفاده کرد. شکل ٤-١٢ چند نمونه از رادیاتورهای متداول را نمایش می دهد.



شکل ٤-١٢ چند نمونه رادیاتور [١]

اگر فرض کنیم با رادیاتور مناسب بتوان درجه حرارت ترانزیستور را زیر درجه $80°C$ نگهداشت. ماکزیمم توان قابل مصرف:

$$\Delta T = 80°C - 25°C = 55°C$$

$$\Delta P = 55°C \times (-1W/°C) = -55W$$

$$P = 100W - 55W = 45W$$

یعنی در این مثال $P/P_N = 0.45$ خواهد بود.

به عنوان یک عدد سر انگشتی، در صورتی که کاتالوگ و امکانات محاسبه وجود نداشته باشد، توان قابل مصرف روی ترانزیستور را حدوداً یک سوم توان نامی در نظر می گیرند. برای مثال ترانزیستورهای قدرتی نظیر $2N3055$ با حدود $100W$ توان نامی، بدون رادیاتور بیش از

[1] رادیاتور، Heat Sink

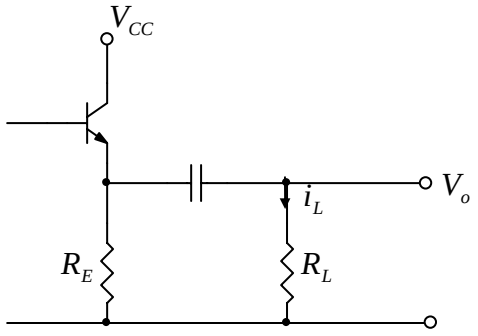
$5W$ نمی توانند تحمل کنند. در صورتی که از یک پروفیل آلومینیمی به ابعاد تقریبی $3\times12\times8\ cm^3$ نظیر رادیاتور نمایش داده شده در شکل ٤-١٢ سمت راست استفاده شود، در هوای آزاد (نصب به پشت جعبه) توانی حدود $30W$ را می تواند تحمل نماید.

۳- پس از محاسبه، برای اطمینان همیشه مقادیر را به اندازه یک ضریب اطمینانی بزرگتر انتخاب می کنند. این ضریب برای جریان معمولاً بین ۱,۵ تا ۳ و برای ولتاژ بین ۱,۱ تا ۱,۳ انتخاب می شود.

با این تفاصیل، برای مقاومت کلکتور $R_C = 8.2\Omega / 25W$ و مشخصات ترانزیستور $I_{C_{\max}} = 5A$، $V_{CE_{\max}} = 20V$ و $P_N = 15W$ انتخاب می شوند. چون $V_{CC} = 15V$، $V_E = 1V$، $V_{CE_{sat}} = 1V$ و $V_{R_{C\min}} = 1V$ در نظر گرفته شده اند، در نقطه کار $V_{CE} = 5V$ و $I_C = 1.1A$ انتخاب می شوند (چرا؟). در این صورت توان جذب شده از منبع $P_{CC} = 16.5W$ و حداکثر راندمان $\eta_{\max} \approx 6\%$ خواهد بود.

٤-٢-٤ تقویت کننده کلکتور مشترک

از آنجایی که مقاومت بار در تقویت کننده های قدرتی کوچک است، برای تطابق امپدانسی طبقه قدرت با طبقه مدار کلکتور مشترک مناسب تر از مدار امیتر مشترک است. علاوه بر آن به علت وجود مقاومت در امیتر، این مدار دارای پایداری حرارتی بهتر و اعوجاج کم تری نسبت به مدار امیتر مشترک است.



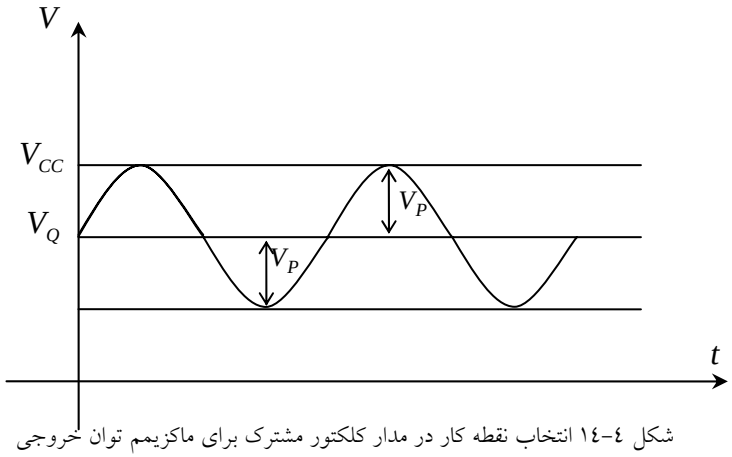
شکل ٤-١٣ مدار کلکتور مشترک

برای مثال به ازای $R_L = 8\Omega$ ، $I_C = 1A$ و $\beta = 40$ مقاومت ورودی مدار امیتر مشترک: $R_i \approx r_\pi \approx \beta \cdot \frac{nV_T}{I_C} \approx 1\Omega$ خواهد بود. در صورتی که برای کلکتور مشترک مقدار آن حدوداً $R_i \approx \beta (R_E \parallel R_L) = \frac{\beta}{2} R_L \approx 160\,\Omega$ و خیلی بیشتر از مقاومت ورودی امیتر مشترک است (اگر طبقه قبل می توانست مقاومت یک اهم را تغذیه کند، در حالت کلی به طبقه بعد احتیاج نداشت!).

بنابراین در اغلب موارد در تقویت کننده قدرتی از مدار کلکتور مشترک استفاده می کنند. مشخصات این مدار نیز مانند مدار امیتر مشترک بوده، طبق همان روابط بدست می آید. حتی در مورد R_E می توان گفت: چون در نیم پریود مثبت جریان بار از طریق ترانزیستور تأمین می شود، می توان مقاومت خروجی را همان $R_o \approx \frac{R_s}{\beta}$ (R_s مقاومت منبع سیگنال به عبارت دیگر مقاومت دیده شده از سوی بیس به طرف خارج از مدار است) در نظر گرفت. ولی در نیم پریود منفی چون جریان بار از طریق R_E کشیده می شود، باید آن را به عنوان مقاومت خروجی تقویت کننده فرض کرد. پس در عمل برای این که

تقویت کننده بتواند به عنوان تقویت کننده علایم بزرگ و کلاس A به کار رود، و ماکزیمم دامنه به عبارت دیگر توان خروجی و راندمان را داشته باشد، باید $R_E = R_L$ انتخاب شود.

بنابراین در این حالت نیز اگر $V_{CE} = \frac{V_{CC}}{3}$ انتخاب شود (شکل ٤-١٤) به همان مشخصات مدار امیتر مشترک می رسیم.



شکل ٤-١٤ انتخاب نقطه کار در مدار کلکتور مشترک برای ماکزیمم توان خروجی

$$V_{CC} = 3V_P\,, \quad V_{CE} = V_P\,, \quad V_E = 2V_P \tag{٣٨-٤}$$

$$I_{C_Q} = \frac{V_E}{R_E} = \frac{2V_P}{R_E} \tag{٣٩-٤}$$

$$I_{C_{\max}} = 2\,I_{C_Q} \tag{٤٠-٤}$$

$$P_{o\,\max} = \frac{{V_P}^2}{2\,R_L} = \frac{{V_{CC}}^2}{18\,R_L} \tag{٤١-٤}$$

$$P_{R_E\,\max} = 9\,P_{o\,\max} \tag{٤٢-٤}$$

$$P_Q = 2P_{o_{\max}} \tag{٤٣-٤}$$

$$P_{Q_{\max}} = 4P_{o_{\max}} \tag{٤٤-٤}$$

$$P_{CC} = 12P_{o_{\max}} \tag{٤٥-٤}$$

$$\eta_{\max} = \frac{1}{12} = 8.33\% \qquad (٤٦-٤)$$

٤-٢-٥ تقویت کننده با منبع جریان

در بخش قبل دیدیم که از نظر توان خروجی، توان تلف شده و راندمان، هر دو مدار امیتر مشترک و کلکتور مشترک، یکسان هستند[1] و بیشترین بازده برای هر دوی آنها - در حالت ایده‌آل - حدود ۸٪ است. مسلماً این راندمان تا حالت ایده‌آل ۱۰۰٪ فاصله زیادی دارد. حال سوالی که مطرح می شود این است که: چگونه می توان به بازده بیشتری دست یافت؟

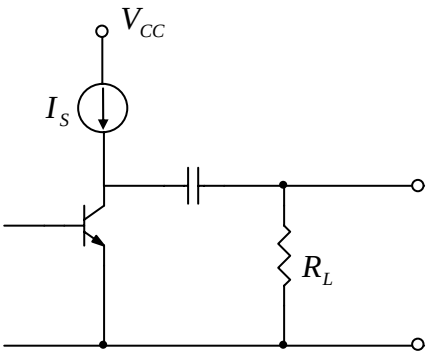
برای پاسخ به این پرسش باید بررسی کنیم که بیشترین تلفات سیستم ناشی از کدام قسمت است و چگونه می شود آنرا کاهش داد. همانطور که ذکر شد، چون مدار کلکتور مشترک برای استفاده در طبقه خروجی مناسب تر است، بررسی ها را برای این مدار انجام میدهیم.

همان طور که میدانیم، بیشترین تلفات مربوط به مقاومت امیتر است. به ازای یک مقاومت بار و منبع ولتاژ مشخص، هر قدر این مقاومت بزرگتر باشد، تلفات آن کمتر، ولی توان خروجی نیز کمتر خواهد بود. زیرا جریانی که در نیم پریود منفی (ر. ک. شکل ٤-١٣) از بار باید بگذرد، از طریق مقاومت امیتر تامین می شود. برای توان خروجی بیشتر، به عبارت دیگر جریان خروجی بیشتر، باید مقاومت امیتر کوچکتر انتخاب شود. در این صورت تلفات نیز بیشتر خواهد بود. که این دو خواسته با هم در تناقض هستند. برای حل این مشکل باید به جای مقاومت امیتر، عنصری قرار دهیم که در عین حالی که جریان

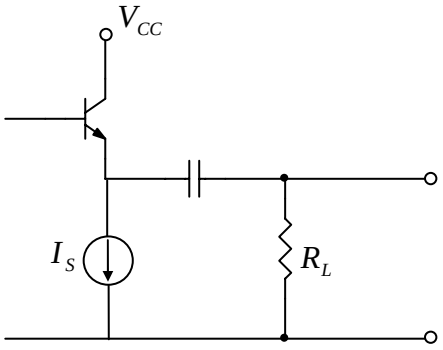
[1] البته در مدار های واقعی توان خروجی و راندمان کلکتور مشترک اندکی بیشتر است (چرا؟).

مورد نظر مقاومت بار را تامین می کند، مقاومت آن بسیار زیاد باشد. مسلماً چنین عنصری چیزی نیست بجز یک منبع جریان!

شکل ٤-١٥ یک تقویت کننده امیتر مشترک و شکل ٤-١٦ مدار یک تقویت کننده کلکتور مشترک را نمایش می دهد که بجای R_C به عبارت دیگر R_E از یک منبع جریان استفاده شده است. از آنجایی که جریان منبع جریان همواره ثابت است، خط بار استاتیکی این تقویت کننده ها خطی است موازی با محور V_{CE} (تا زمانی که منبع جریان از حالت خطی خود خارج نشده باشد).



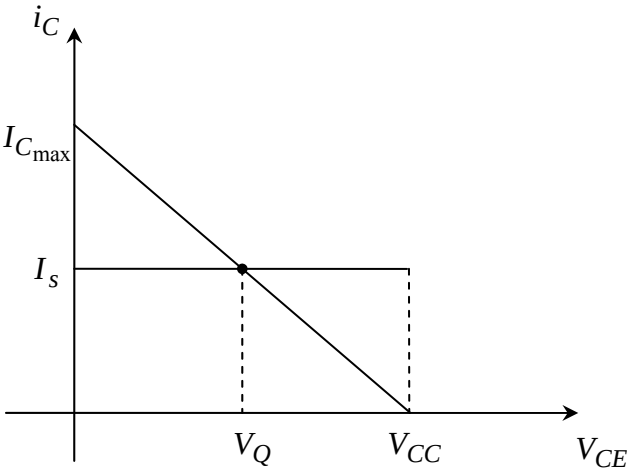
شکل ٤-١٥ تقویت کننده امیتر مشترک با منبع جریان



شکل ٤-١٦ تقویت کننده کلکتور مشترک با منبع جریان

از آنجایی که مقاومت خروجی منبع جریان (در حالت ایده‌آل) بینهایت است. شیب خط بار دینامیکی $-\frac{1}{R_L}$ خواهد بود. این مطلب در شکل ٤-١٧ نمایش داده شده است.

در این مدار نیز می خواهیم دامنه ولتاژ خروجی ماکزیمم شود. در این صورت باید ولتاژ نقطه کار را نصف V_{CC} انتخاب کنیم. از روی شکل های ٤-١٥، ٤-١٦ و ٤-١٧، و در نظر گرفتن راه حل ارایه شده در بخش قبل، برای هر دو مدار نتیجه می دهد:



شکل ٤-١٧ خط های بار تقویت کننده مشترک با منبع جریان

$$V_Q = V_{CE} = \frac{V_{CC}}{2} \approx V_P \qquad (٤٧-٤)$$

$$I_Q = I_S \geq \frac{V_{o\max}}{R_L} = \frac{V_P}{R_L} = \frac{V_{CC}}{2R_L} \qquad (٣٩-٤)$$

$$I_{C\max} = 2\,I_S \qquad (٤٠-٤)$$

$$P_{o\max} = \frac{V_P^2}{2\,R_L} = \frac{V_{CC}^2}{8\,R_L} \qquad (٤١-٤)$$

$$P_{s\max} = 2P_{o\max} \qquad (٤٢-٤)$$

$$P_Q\left(P_{o\max}\right) = P_{o\max} \qquad (٤٣-٤)$$

$$P_{Q\max} = P_Q\left(P_o = 0\right) = 2P_{o\max} \qquad (٤٤-٤)$$

$$P_{CC} = 4P_{o\max} \qquad (٤٥-٤)$$

$$\eta_{\max} = \frac{1}{4} = 25\% \qquad (٤٦-٤)$$

تذکر۱- در این مدار، علاوه بر بهبود راندمان - در حد سه برابر - نسبت به مدار کلکتور مشترک معمولی، به ازای مقاومت بار و ولتاژ تغذیه یکسان، توان خروجی نیز بیش از دو برابر می شود.

تذکر۲- چون مقاومت کلکتور، به عبارت دیگر امیتر، در این مدار بینهایت است، ضریب تقویت ولتاژ، به عبارت دیگر جریان، دو برابر مدارهای عادی می باشد.

تذکر۳- مقادیر محاسبه شده در حالت ایده‌آل در نظر گرفته شده اند. در حالت واقعی اتلاف بیش از مقادیر نامبرده است.

مثال٤-۲: یک تقویت کننده کلکتور مشترک با منبع جریان برای $P_o = 1W/8\Omega$ طرح نمایید.

حل: با توجه به مفروض بودن مقاومت بار و توان خروجی، اول ولتاژ تغذیه مورد نیاز و سپس بقیه پارامترها بدست می آیند.

$$P_{o_{\max}} = \frac{V_{CC}^2}{8R_L} \quad \Rightarrow \quad V_{CC} = \sqrt{8P_{o\max}R_L} = \sqrt{8\times 1W\times 8\Omega} = 8V$$ از (٤-٤١):

$$I_S \geq \frac{V_{CC}}{2R_L} = \frac{8V}{2\times 8\Omega} = 0.5A$$ از (٤-٣٩):

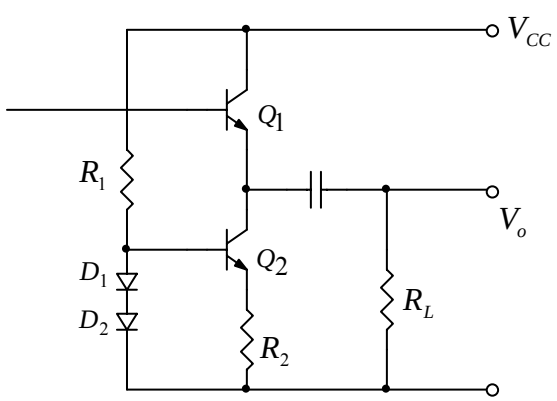
$$I_{C_{\max}} = 2I_S = 1A$$ از (٤-٤٠):

$$V_{CE_{\max}} = V_{CC} = 8V$$

$$P_{s_{\max}} = 2P_{o_{\max}} = 2W$$ از (٤-٤٢):

$$P_{Q_{\max}} = 2P_{o_{\max}} = 2W$$ از (٤-٤٤):

به عنوان یک مثال در شکل ٤-١٨ مداری نمایش داده شده است. چنان که ملاحظه می شود، در حالت واقعی افت ولتاژ بر روی منبع جریان (تشکیل شده از Q_2 ، D_1، D_2، R_1 و R_2) و همچنین Q_1 صفر نیست. اگر برای ترانزیستورها $V_{CE_{\min}} \approx 1V$ فرض شود، از آنجایی که $V_{R_2} \approx V_{D_2} \approx 0.7V$ می باشد، در حالت واقعی باید:



شکل ٤-١٨ پیشنهادی برای نحوه پیاده سازی مدار مثال ٤-٢

$V_{CC}' \geq V_{CC} + V_{CE_{1\min}} + V_{CE_{2\min}} + V_{R_2} = 10.7V$ باشد. پس مثلاً $V_{CC} = 12V$ انتخاب می شود، که نزدیکترین ولتاژ استاندارد به مقدار محاسبه شده است.

همچنین برای این که ترانزیستور به حالت قطع نرود، جریان منبع را بیش از مقدار بدست آمده از رابطه (٤-٣٩) در نظر می گیریم. یعنی مثلاً:

$$I_S > 0.5A \quad \Rightarrow \quad I_S = 0.6A$$

انتخاب می شود. در نتیجه:

$$I_{C_2} \approx \frac{V_{D_2}}{R_2} \quad \Rightarrow \quad R_2 = \frac{V_{D_2}}{I_{C_2}} \approx \frac{700mV}{600mA} \approx 1.17\Omega \quad \Rightarrow \quad R_2 = 1.2\Omega/1W$$

چون ترانزیستورها قدرتی هستند، β معمولاً کم است. اگر $\beta_{\min} = 40$ فرض شود:

$$I_{B_2} = \frac{600mA}{40} = 15mA$$

و اگر برای دیودها $I_D = 5mA$ در نظر گرفته شود:

$$R_1 = \frac{V_{R_1}}{I_{R_1}} = \frac{V_{CC} - 2V_D}{I_D + I_{B_2}} = \frac{12V - 2\times 0.7V}{5mA + 15mA} \approx 530\Omega \quad \Rightarrow \quad R_1 = 470\Omega/1W$$

انتخاب می شود. با این مقادیر:

توان خروجی:
$$P_{o_{\max}} = \frac{(V_{CC} - 2V_{sat} - V_{R_2})^2}{8R_L} = \frac{(9.3V)^2}{8\times 8\Omega} \approx 1.35W$$

توان مصرفی:
$$P_D = V_{CC}(I_S + I_{R_1}) = 12V \times (600mA + 20mA) = 7.44W$$

راندمان:
$$\eta_{\max} = \frac{P_o}{P_D} = \frac{1.35W}{7.44W} \approx 18.1\%$$

حداکثر اتلاف هر ترانزیستور:
$$P_{Q_{2_{\max}}} = P_{Q_{1_{\max}}} = V_{CE_2} I_{C_2} \approx 5.5V \times 0.6A \approx 3.3W$$

مشخصات ترانزیستورها:
$$V_{CE_{\max}} = 15V\,, \quad I_{C_{\max}} = 2A\,, \quad P_N = 10W$$

انتخاب خازن برای فرکانس حد حدود ۲۰ هرتز:

$$f_l = \frac{1}{2\pi(R_L + R_o)C} \quad \Rightarrow \quad C \approx \frac{1}{2\pi R_L f_l} = \frac{1}{2\pi \times 8\Omega \times 20Hz} \approx 1000\mu F/16V$$

یاد آوری: چون معمولاً مدارها برای ساختن طراحی می شوند، باید از عناصر موجود (استاندارد) استفاده شود. به همین دلیل در انتخاب مقاومتها و خازن از استاندارد سری $E12$ استفاده شده است.

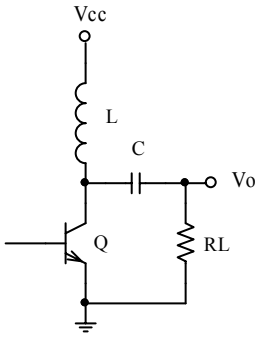
٤-٢-٦ تقویت کننده کلاس A با ترانس خروجی

در مدارهای قبل دیدیم که بیشترین اتلاف بر روی R_C (یا R_E) به عبارت دیگر منبع جریان و بخاطر افت ولتاژ DC (نقطه کار) برروی آن است. از طرف دیگر حداکثر توان خروجی به ازای مقاومت بار و V_{CC} مشخص، مقداری معین است. مثلاً طبق مساله قبل برای بار $8\Omega/1W$، در حالت ایده‌آل، باید $V_{CC}=8V$ باشد. بنابراین مثلاً با $V_{CC}=6V$ نمی توان خروجی $P_o=1W$ به مقاومت بار $R_L=8\Omega$ منتقل کرد. یا در صورتی که مجبور باشیم مثلاً از یک منبع $V_{CC}=24V$ مدار را تغذیه کنیم، از آنجایی که $I_S=0.5A$ همان مقدار قبلی باید باشد (چرا؟)، با سه برابر شدن V_{CC}، راندمان ماکزیمم یک سوم خواهد شد! در هر صورت هنوز با مقدار ١٠٠٪ بازده ایده‌آل، فاصله زیادی است.

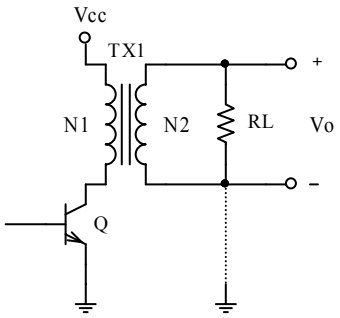
با توجه به این که علت اصلی پایین بودن راندمان، تلفات DC مدار است، چنان که تقویت کننده، یک تقویت کننده AC باشد (لازم نباشد که تقویت کننده DC باشد)، به جای منبع جریان (DC) می توانیم یک المان قرار دهیم که در عین حالی که برای سیگنال از خود مقاومت خیلی بزرگی نشان می دهد، تلفات DC آن بسیار کم باشد. مسلماً این عنصر چیزی نیست جز یک سلف! در شکل ٤-١٩ چنین مداری نمایش داده شده است. به علت این که افت ولتاژ DC دو سر سلف، صفر است؛ تلفات DC آن صفر خواهد بود. در صورتی که مقدار خود القایی سلف به اندازه کافی بزرگ باشد، به عبارت دیگر در فرکانس های بیش از فرکانس حد پایین، سلف مثل اتصال باز عمل می کند. بنابراین در حالت

ایده‌آل تنها المان تلف کننده، ترانزیستور است که تلفات AC آن به اندازه توان منتقل شده به بار است. بنابراین ماکزیمم راندمان خروجی ۵۰٪ خواهد بود.

در عمل معمولاً به جای سلف از ترانسفورماتور استفاده می شود (شکل ٤-۲۰). خود القایی اولیه ترانس نقش سلف را بازی می کند. مزیتی که ترانس نسبت به سلف دارد این است با تغییر نسبت دورهای سیم پیچهای ترانس ($n=\frac{N2}{N1}$) یک درجه آزادی بدست می آوریم. به این معنی که توان خروجی می تواند مستقل از ولتاژ منبع تغذیه باشد.



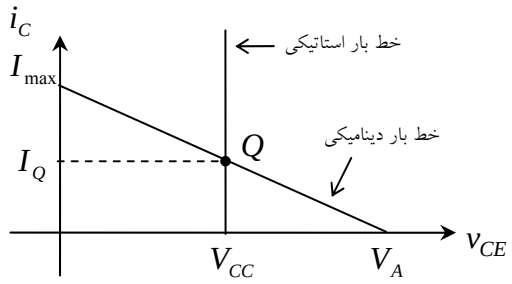
شکل ٤-۱۹ استفاده از سلف بجای منبع جریان



شکل ٤-۲۰ جانشینی سلف با ترانس

دو مزیت دیگر ترانس نسبت به سلف این است که این مدار جهت حذف مولفه‌ی DC نیاز به خازن ندارد (ترانس مولفه DC را از خود عبور نمی دهد). دیگر این که مقاومت بار می تواند - با توجه به نیاز در مورد خاص - نسبت به زمین شناور (ایزوله) باشد، یا نباشد (خط نقطه چین در شکل ٤-۲۰).

در شکل ٤-۲۱ خط های بار استاتیکی و



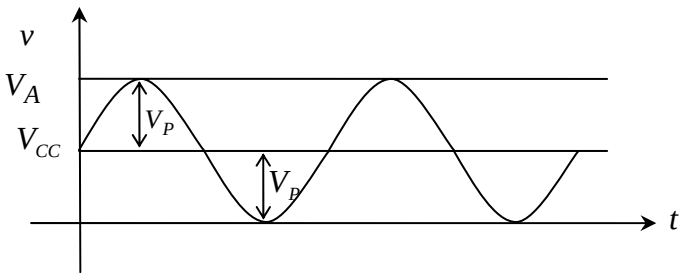
شکل ٤-۲۱ خطوط بار مدار های شکل های ٤-۱۹ و ٤-۲۰

دینامیکی و در شکل ٤-٢٢ نمودار زمانی ولتاژ دو سر بار برای مدار شکل ٤-١٩ به عبارت دیگر شکل ٤-٢٠ رسم شده است. بررسی های خود را از این پس برای ترانس انجام می دهیم. مدار شکل ٤-١٩ زیاد کار برد عملی ندارد، بررسی آن مانند بررسی مدار ٤-٢٠ برای حالتی است که $n=1$ باشد.

در حالت ایده‌آل، ترانس - به عنوان مبدل مقاومتی - می تواند با نسبت:

$$R_L{}' = n^2 R_L \quad , \quad n = \frac{N_1}{N_2} \qquad (٤٧-٤):$$

مقاومت بار R_L را به مقاومت R'_L، از دید کلکتور تغییر دهد. بنابراین کلکتور از لحاظ DC مقاومت صفر و از لحاظ AC مقاومت R'_L را می‌بیند (شکل ٤-٢١). از آنجایی که افت ولتاژ DC بر روی ترانس صفر است پس در حالت استاتیکی



شکل ٤-٢٢ نمودار زمانی ولتاژ خروجی تقویت کننده با سلف

همواره: $V_{CE} = V_{CC}$. این مطلب بصورت یک خط موازی محور جریان در صفحه $v-i$ نمایش داده می شود. در نتیجه نقطه کار:

$$V_Q = V_{CC} \qquad (٤٨-٤):$$

برای این که بالاترین توان به عبارت دیگر راندمان را به ازای V_{CC} ثابت، داشته باشیم باید:

$$V_P = V_{CC} \qquad (٤٩-٤):$$

باشد (شکل ٤-٢٢). در این حالت $V_A = 2V_{CC}$ یعنی ولتاژ کلکتور تا دو برابر ولتاژ منبع نیز می رسد. باید توجه شود که چون نقطه کار با توجه به بار نامی طرح شده است، از آنجایی که شیب خط بار دینامیکی $-\frac{1}{R'_L}$ می باشد و از نقطه Q می گذرد، اگر R_L بیشتر از مقدار نامی خود باشد R'_L هم

بیشتر و در نتیجه شیب خط بار کمتر می شود. به عبارتی دیگر $V_A > 2V_{CC}$ خواهد بود. این امر می تواند باعث معیوب شدن ترانزیستور گردد.

بنابراین تقویت کننده های با ترانس را نباید هیچگاه بدون مقاومت به کار برد. (در حالت ایده‌آل مدار باز یعنی $R_L \to \infty$، $R'_L \to \infty$ ، $V_A \to \infty$ ، $V_{CE} >> V_{CE_{\max}}$!). با در نظر گرفتن روابط کلی ذکر شده:

$$I_Q = \frac{V_P}{R'_L} = \frac{V_{CC}}{R'_L} \qquad (٥٠-٤)$$

$$I_{C_{\max}} = 2\,I_Q \qquad (٥١-٤)$$

$$V_{CE_{\max}} = 2V_{CC} \qquad (٥٢-٤)$$

$$P_{o\max} = \frac{{V_P}^2}{2R'_L} = \frac{{V_{CC}}^2}{2R'_L} \qquad (٥٣-٤)$$

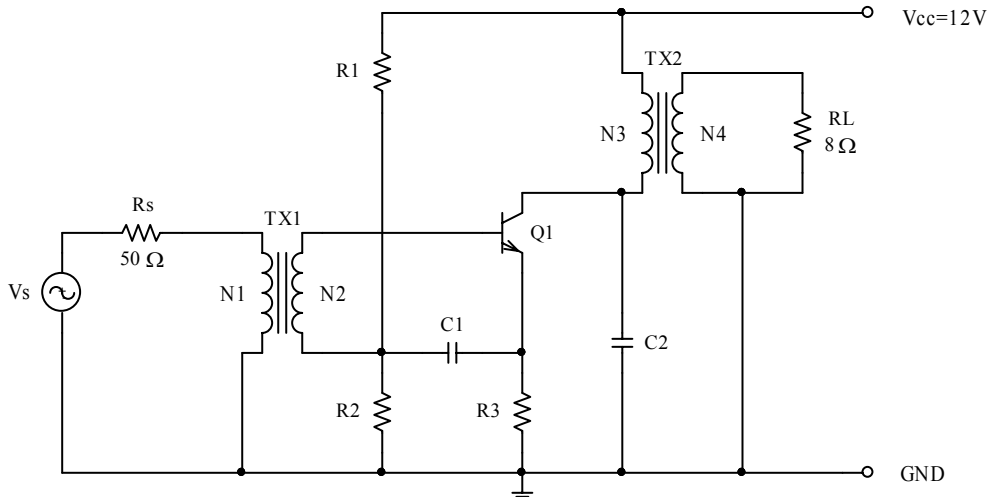
$$P_{Q\max} = 2\,P_{o\max} \qquad (٥٤-٤)$$

$$\eta_{\max} = 50\% \qquad (٥٥-٤)$$

$$P_{CC} = 2\,P_{o\max} \qquad (٥٦-٤)$$

تذکر: در صورتی که در این مدار $n=1$ باشد، $(R'_L = R_L)$ به ازای V_{CC} مساوی با حالت بدون ترانس (با منبع جریان) راندمان ماکزیمم، دو برابر و توان خروجی ماکزیمم، چهار برابر خواهد بود.

مثال ٤-٣ عناصر مدار شکل ٤-٢٣ را برای $V_{CC} = 12V$، $R_L = 8\Omega$ و $P_{o\max} = 1W$ بدست آورید.



شکل ٤-٢٣ مدار مثال ٤-٣

حل: با توجه به این که در حالت واقعی اولیه ترانس خروجی $(N3)$ دارای مقاومتی است، $V_{CE_{sat}} > 0$ و برای پایداری حرارتی مثلاً $V_{R3} = 1V$ انتخاب می شود:

$$V_P = V_{CC} - V_{N_3} - V_{CE_{sat}} - V_{R_3} \approx 12V - 0.5V - 0.5V - 1V = 10V$$

از (٤-٥٣):
$$R'_L = \frac{V_P^2}{2P_{o\,\max}} = \frac{(10V)^2}{2 \times 1W} = 50\Omega$$

از (٤-٤٧):
$$n_2 = \frac{N3}{N4}, \quad R'_L = n_2^2 \cdot R_L \quad \Rightarrow \quad n_2 = \sqrt{\frac{R'_L}{R_L}} = \sqrt{\frac{50}{8}} \approx 2.5$$

از (٤-٥٠)
$$I_Q = \frac{V_P}{R'_L} = \frac{10V}{50\Omega} = 200mA$$

برای این که تقویت کننده از کلاس A خارج نشود، مثلاً $I_Q = 220mA$ انتخاب می شود. از آنجا مشخصات ترانزیستور:

از (٤-٥١):
$$I_{C_{\max}} = 2I_Q = 440mA$$

از (٤-٥٢):
$$V_{CE_{\max}} = 2V_{CC} = 24V$$

از (٤-٥٤):
$$P_{Q\,\max} = 2P_{o\,\max} = 2W$$

پس برای $Q1$ می توانیم مثلاً از ترانزیستور $BD135$ استفاده کنیم که دارای مشخصات: $V_{CE_{\max}} = 45V$ ، $I_{C_{\max}} = 1A$ و $P_{D_N} = 12W$ است. برای خنک نگاه داشتن ترانزیستور می توان از یک ورقه آلومینیم به عنوان خنک کننده با مساحت تقریبی $15\ cm^2$ استفاده کرد.. برای این ترانزیستور $\beta > 40$ است.

برای انتخاب مقاومت ها به طریق زیر عمل می کنیم:

$$R3 = \frac{V_{R3}}{I_Q} = \frac{1V}{220mA} = 4.5\Omega \quad \Rightarrow \quad R3 = 4.7\Omega / \tfrac{1}{2}W$$

از آنجایی که $R1$ و $R2$ در مقاومت ورودی تأثیر نمی کنند (چرا؟)، می توان آنها را کوچک انتخاب کرد. در صورتی که برای تغذیه مدار (V_{CC}) از باطری استفاده شود - برای صرفه جویی در مصرف - در اینجا نیز از رابطه $I_{R1} = \frac{I_C}{\sqrt{\beta}}$ استفاده می شود. پس مثلاً $I_{R1} = 6I_B$ و از آنجا:

$$R2 = \frac{V_{R2}}{I_{R2}} \approx \frac{V_{R3} + V_{BE}}{6I_B - I_B} \approx \frac{1.7V}{5 \times \frac{220mA}{40}} \approx 62\Omega \quad \Rightarrow \quad R2 = 68\Omega / \tfrac{1}{4}W$$

$$R1 = \frac{V_{R1}}{I_{R1}} = \frac{V_{CC} - V_B}{6I_B} \approx \frac{12V - 1.7V}{6 \times \frac{220mA}{40}} \approx 312\Omega \quad \Rightarrow \quad R1 = 330\Omega / 1W$$

برای محاسبه ترانس ورودی:

$$\left.\begin{aligned} r_\pi &= \frac{\beta}{g_m} = \frac{40}{40 \times 220m} \approx 4.5\Omega \\ R_S &= 50\Omega \end{aligned}\right\} \quad \Rightarrow \quad n_1 = \frac{N1}{N2} = \sqrt{\frac{R_S}{r_\pi}} = \sqrt{\frac{50}{4.5}} \approx 3.3$$

برای انتخاب خازن $C1$ چنین استدلال می شود: از آنجایی که سیگنال خروجی ترانس ورودی ($N2$) باید بین بیس و امیتر ترانزیستور قرار گیرد، خازن $C1$ باید برای فرکانس های مورد نظر اتصال

کوتاه به حساب آید. خاصیت این خازن در اصل بای‌پس کردن $R1$ و $R2$ می باشد. مقاومتی که خازن می بیند: $R \approx r_\pi + \frac{R_S}{n_1^2} \approx 9\,\Omega$ است. بنابراین با فرض $f_l < 50Hz$:

$$C1 > \frac{1}{2\pi\, f_l\, R} = \frac{1}{200.9} = 354\mu F \quad \Rightarrow \quad C1 = 470\mu F / 6.3V$$

خازن $C2$ برای جلوگیری از نوسانات در فرکانس بالا و در نتیجه بالا رفتن ولتاژ کلکتور و در نهایت معیوب شدن ترانزیستور است. (در فرکانس های بالا خود القایی بلندگو باعث می شود R_L به عبارت دیگر R'_L خیلی بیشتر از مقادیر نامی خود شده $V_A >> 2V_{CC}$ شود.) این خازن با توجه به مشخصات ترانس و بلندگو حدود $10\,nF$ انتخاب می شود.

مشخصات مدار: پس از طرح اولیه مدار باید مشخصات آنرا محاسبه کرد. در صورتی که مشخصات بدست آمده با مقادیر مطلوب اختلاف قابل توجهی نداشته باشند، طراحی به پایان رسیده تلقی می شود. در غیر این صورت – با توجه به اختلاف بین مقادیر بدست آمده و مقادیر مطلوب – اصلاحات لازم انجام و مدار مجدداً محاسبه می شود (آزمون و خطا).

$$V_{th} = \frac{R2}{R1+R2} V_{CC} = \frac{68\Omega}{330\Omega + 68\Omega} 12V \approx 2.05V$$

$$R_{th} = R1 \| R2 = 330\Omega \| 68\Omega \approx 56.4\Omega$$

$$I_C = \frac{\beta(V_{th} - V_{BE})}{R_{th} + (\beta+1)R3} = \frac{40 \times (20.5 - 0.7)}{56.4 + 41 \times 4.7} A \approx 217mA \qquad (216.8)$$

$$V'_{o_P} \approx V_{CC} - 2I_C\, R3 - V_{CE_{sat}} \approx 12V - 2 \times 217mA \times 4.7\Omega - 0.5V \approx 9.5V$$

$$V_{o_P} = \frac{V'_{o_P}}{n_2} \approx \frac{9.5V}{2.5} \approx 3.8V \qquad (3.87)$$

$$P_{o_{\max}} = \frac{V_{o_P}^2}{2R_L} \approx \frac{(3.8V)^2}{2 \times 8\Omega} \approx 0.9W \qquad (0.93)$$

$$P_{CC} = V_{CC}\left(I_C + I_{R1}\right) \approx 12V \times (217 + 31)mA \approx 2.9W \qquad (2.97)$$

$$P_{Q_{\max}} = V_{CC}\, I_C \approx 12V \times 217\, mA \approx 2.6W \qquad (2.37)$$

$$\eta_{\max} = \frac{P_{o_{\max}}}{P_{CC}} \approx \frac{0.9}{2.9} \approx 31\% \qquad (31.3)$$

$$A'_v = g_m\ R'_L = 40 I_C\, R'_L \approx 40 \times 0.217 \times 50\,\Omega \approx 434$$

$$A_{v_s} = \frac{V_{R_L}}{V_s} = \frac{V_{N4}}{V_{N3}} \times \frac{V_{N3}}{V_{N2}} \times \frac{V_{N2}}{V_{N1}} \times \frac{V_{N1}}{V_s} = \frac{1}{n_2} \times A'_v \times \frac{1}{n_1} \times \frac{r_\pi \times n_1^2}{r_\pi \times n_1^2 + R_s}$$

$$A_{v_s} \approx \frac{1}{2.5} \times 434 \times \frac{1}{3.3} \times \frac{4.5 \times 10}{4.5 \times 10 + 50} \approx 25 \qquad (26.3)$$

تذکر ۱- مقادیر داخل پرانتز، مقادیر شبیه سازی شده توسط *PSpice* هستند. اختلاف بین مقادیر محاسبه شده و شبیه سازی شده به علت، تقریبها محاسباتی است.

تذکر ۲- توان خروجی اندکی کمتر از مقدار خواسته شده است. در صورت نیاز می توان با کاهش مقاومت $R3$ (افزایش جریان کلکتور و کاهش افت ولتاژ روی $R3$) - به قیمت کاهش پایداری حرارتی و افزایش تلفات - به مقدار مطلوب رسید.

تذکر ۳- توجه شود که به علت عدم فیدبک، اعوجاج مدار بسیار زیاد بوده، به علت عدم تقارن، مطالب ذکر شده صحت نخواهند داشت. برای مقایسه مقادیر محاسبه شد با مقادیر شبیه سازی شده، سر خازن $C1$ را به جای اتصال به $R3$، به زمین وصل می کنیم. در این صورت - به علت به وجود آمدن فیدبک (جریان سری) - سیستم به اندازه کافی خطی شده، مقادیر به حالت تئوری نزدیکتر می شوند.