تکلیف سری 11

۱-۱
۱-۹
۱-۱۴
۲-۶

مسائل فصل یک

در تمام مسائل زیر در موارد نیاز فرض کنید که

$L_{min} = 180\,nm,\ K'_n = 250\,\mu A/V^2,\ K'_p = 80\,\mu A/V^2,\ V_{thn} = 0.06\,V, V_{thp} = -0.6\,V,$

$C_{ox} = 1.2\,fF/\mu^2,\ C_{jsw} = 0.04\,fF/\mu,\ C_{ov} = 0.4\ fF/\mu$

۱-۱- اگر در یک ترانزیستور MOS ، الف) ضخامت اکسید گیت زیاد شود؛ ب) ناخالصی بدنه (substrate) زیاد شود؛ ج) عمق نواحی سورس و درین زیاد شود، هریک چه اثری روی مشخصات ترانزیستور خواهد داشت؟

۱-۲- اگر ضخامت اکسید گیت یک ترانزیستور برابر $3.7\,nm$ باشد، الف) خازن اکسید گیت (C_{ox}) را حساب کنید. ب) اگر $\mu_n = 280\,cm^2/s$ باشد، K'_n را برحسب $\mu A/V^2$ محاسبه کنید.

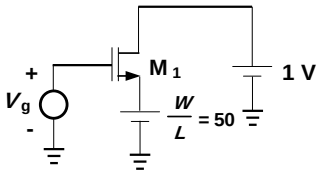
۱-۴- اگر برای ترانزیستور مسأله ۱-۳، $D_{ms} = 0.17$ ، ناخالصی بدنه برابر $N_A = 10^{16}/cc$ و $Q_{ss} =$ باشد، الف) ولتاژ threshold وقتی سورس و بدنه به هم متصل هستند را محاسبه کنید . ب) مقدار V_{th} را برای $1V$ تا $V_{SB} = 0$ رسم کنید.

۱-۵- برای ترانزیستور شکل ۱-۳۳ (ج) اگر $E = 0.6\mu$ و $L = 0.18\mu$ و $\frac{W}{L} = 60$ باشد با فرض اینکه ترانزیستور در ناحیه اشباع قرار دارد و همچنین $I'_D = 1mA$ و $X = 0.3$ می‌باشد مدل سیگنال کوچک ترانزیستور را همراه با خازن‌های آن محاسبه و رسم کنید.

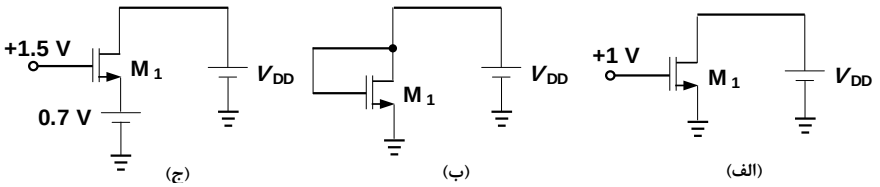
۱-۶- منحنی $I_D - V_{GS}$ را برای یک ترانزیستور NMOS در محدوده‌ی $1.8\,V$ تا $V_{GS} = 0$ و هریک از مقادیر 1.5 و 1 و 0.6 و $V_{DS} = 0.3$ رسم نمائید.

۱-۷- اگر ولتاژ V_g در شکل ۱-۳۵ از صفر تا $1.8\,V$ تغییر کند منحنی I_D برحسب V_g را رسم کرده و محاسبات خود را با SPICE تأیید کنید.

۱-۸- اگر ولتاژ V_{DD} در شکل ۱-۳۶ از صفر تا $1.8\,V$ تغییر کند منحنی I_D برحسب V_{DD} رسم کنید . برای همه‌ی ترانزیستورها $\frac{W}{L} = 40$ می‌باشد.

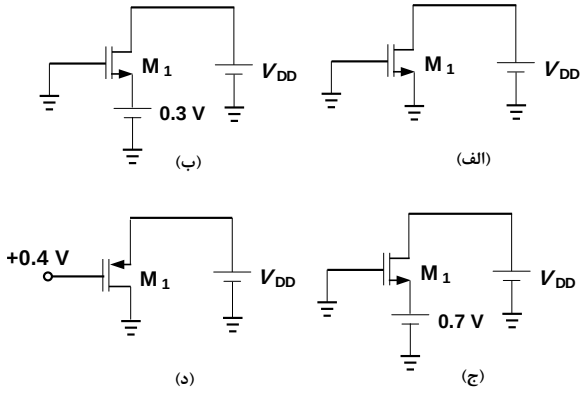


شکل ۱-۳۵.



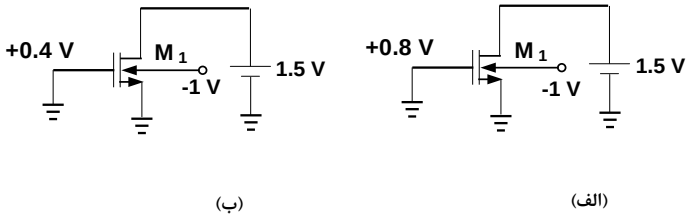
شکل ۱-۳۶.

۱-۹- مسأله ۱-۸ را برای مدارهای شکل ۱-۳۷ با فرض $\frac{W}{L}=80$ تکرار نمائید.



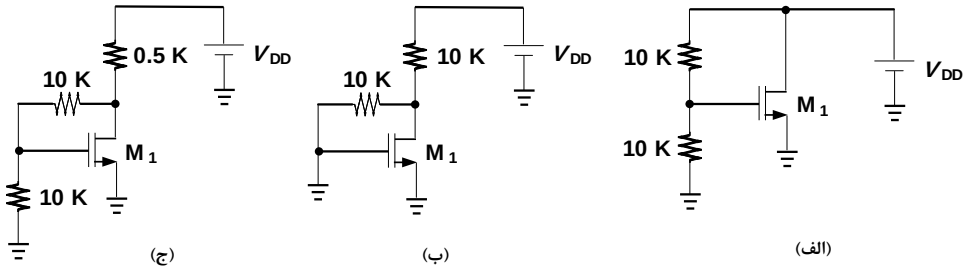
شکل ۱-۳۷.

۱-۱۰- منحنی I_D برحسب ولتاژ V_b را در ازای $-1V$ تا $V_b=0$ با فرض $\frac{W}{L}=50$ و $\gamma=0.4$ برای مدارهای شکل ۱-۳۸ رسم کنید.



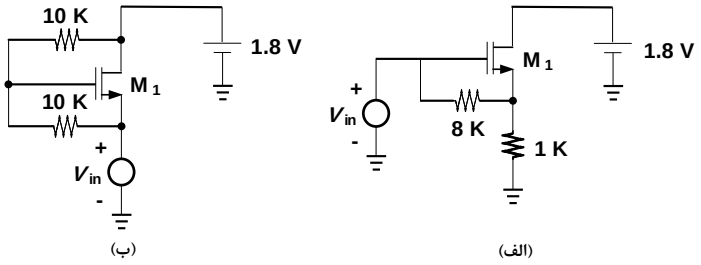
شکل ۱-۳۸.

۱-۱۱- منحنی I_D برحسب تغییرات V_{DD} از صفر تا $1.8V$ را برای مدارهای شکل ۱-۳۹ با فرض $\frac{W}{L}=80$ رسم کنید.



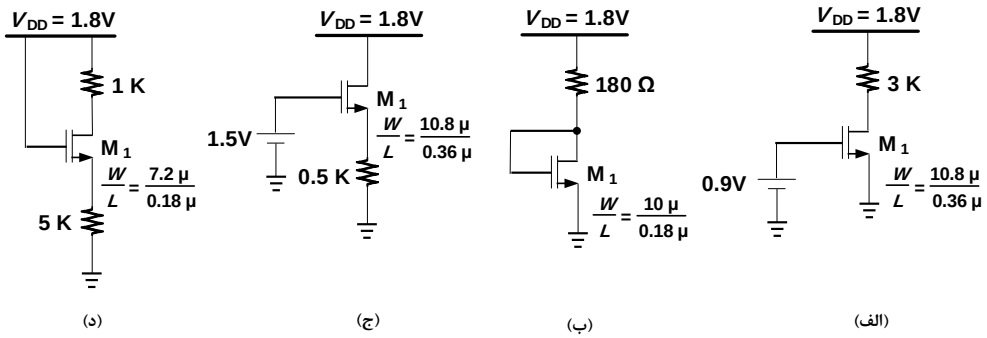
شکل ۱-۳۹.

۱-۱۲- منحنی I_D برحسب V_{in} را به ازای $1.8V$ تا $V_{in}=0$ برای مدارهای شکل ۱-۴۰ با فرض $\frac{W}{L}=40$ رسم کنید.



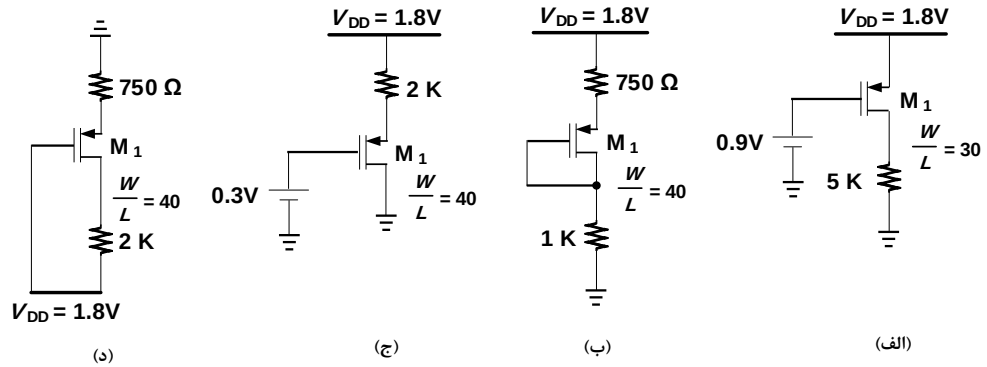
شکل ۱-٤٠.

۱-۱۳- مدل سیگنال کوچک ترانزیستور در مدارهای شکل ۱-۴۱ را (در فرکانس پایین) با فرض $X = 0.3$ محاسبه و رسم کنید.



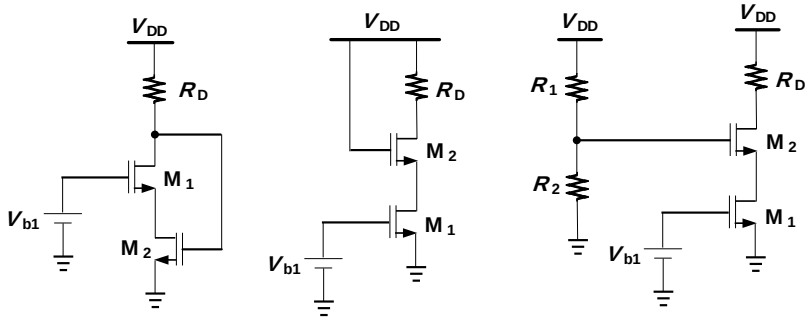
شکل ۱-٤١.

۱-۱۴- مدل سیگنال کوچک ترانزیستور در مدارهای شکل ۱-۴۲ را محاسبه و رسم کنید.



شکل ۱-٤٢.

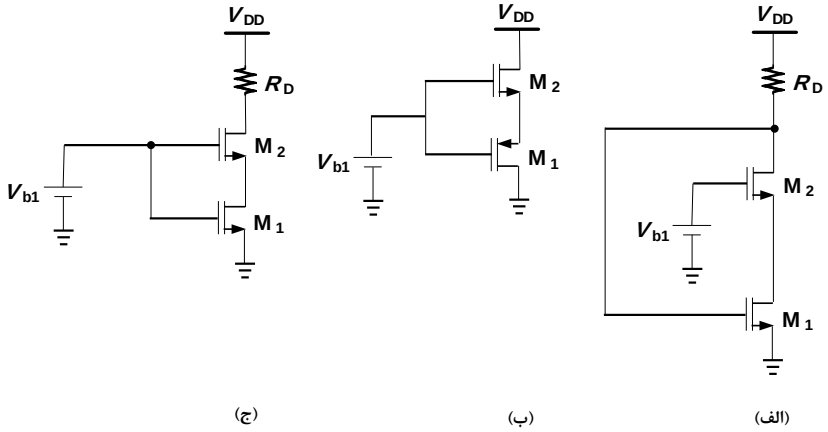
۱-۱۵- در مدارهای شکل ۱-۴۳ با فرض اینکه ترانزیستورها در ناحیه اشباع می باشند جریان ترانزیستورها و ولتاژ درین- سورس آن‌ها را محاسبه کنید.



(ج) (ب) (الف)

شکل ۱-۴۳.

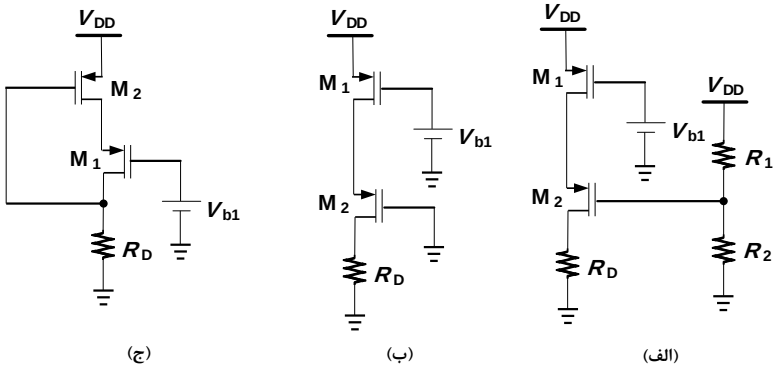
۱-۱۶- رابطه‌ی بین V_{DD} و V_{b1} را برای آنکه ترانزیستورها در شکل ۱-۴۴ در ناحیه اشباع باشند را محاسبه و سپس جریان ترانزیستورها را محاسبه کنید.



(ج) (ب) (الف)

شکل ۱-۴۴.

۱-۱۷- مسأله ۱-۱۶ را برای مدارهای شکل ۱-۴۵ تکرار کنید.



(ج) (ب) (الف)

شکل ۱-۴۵.

برای همه مسائل زیر در صورت لزوم فرض کنید که

$K'_n = 0.25\,mA/V^2$, $K'_p = 0.08\,mA/V^2$, $V_{th} = \pm 0/6\,V$

$\lambda_n = \lambda_p = 0.2\,V^{-1}$ (برای طول کانال حداقل)

۲-۱- در مدار شکل ۲-۱(الف)، اگر $V_{DD} = 1.8\,V$ و $\frac{W}{L} = 40$ و $R_D = 1K$ باشد خروجی مدار را برای تغییرات $1.8\,V$ تا $V_{in} = 0$ محاسبه و رسم نمائید و با استفاده از آن حداکثر swing در خروجی و ضریب تقویت ولتاژ مدار در وسط ناحیه اشباع را محاسبه کنید . نتایج محاسبات خود را با SPICE تأئید کنید.

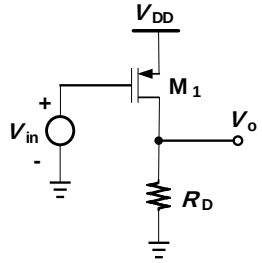
۲-۲- مسأله ۲-۱ را برای $R_D = 10K$ تکرار کنید.

۲-۳- مسأله ۲-۱ را برای مدار شکل ۲-۲۹ تکرار کنید.

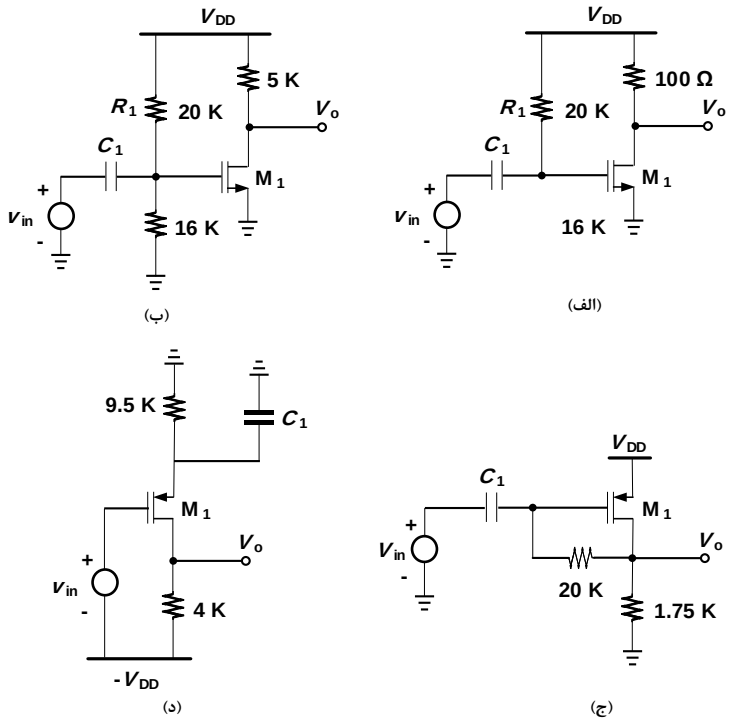
۲-۴- مقدار ضریب تقویت ولتاژ برحسب V_{in} را برای مدار مسایل ۲-۱ و ۲-۲ رسم نموده و درباره نتایج آن بحث کنید.

۲-۵- مقدار ضریب تقویت خالص (intrinsic) یعنی $g_m r_o$ را یک‌بار برحسب V_{GS} و یک‌بار برحسب I_D به‌دست آورده و رسم نمائید س÷س در نتایج آن‌ها بحث و نتیجه‌گیری کنید.

۲-۶- با فرض $V_{DD} = 1.8\,V$ و $\frac{W}{L} = 50$ ضریب تقویت ولتاژ و حداکثر تغییرات خروجی (max output swing) را برای مدارهای شکل ۲-۳۰ محاسبه نمائید. مقاومت R_1 در شکل ۲-۳۰(الف) چه اثری دارد، آیا می‌توان آن را حذف کرد؟ چرا؟ مقاومت منبع ورودی چه اثری در مدار می‌تواند داشته باشد؟ خازن C_1 به اندازه کافی بزرگ می‌باشد. محاسبات خود را با SPICE تأئید کنید.



شکل ۲-۲۹.



شکل ۲-۳۰.

۲-۷- تقویت‌کننده سورس- مشترک شکل ۲-۳ را چنان طرح کنید که ضریب تقویت ولتاژ مدار در نقطه کار برابر $A_v = -10$ بوده و خروجی دارای تغییراتی (max output swing) با دامنه $0.4\,V$ (یعنی مقدار Reak-to-Peak برابر $0.8\,V$) باشد. طراحی خود را با SPICE تأئید کنید. در اختلاف بین انتخاب $\frac{W}{L}$ بزرگ و کوچک بحث کنید.

۲-۸- مسأله ۲-۷ را برای $A_v = -50$ و دامنه خروجی 0.7 تکرار کنید.

۲-۹- مسایل ۲-۷ و ۲-۸ را برای مدار سورس- مشترک با ترانزیستور PMOS تکرار کنید.

۲-۱۰- منحنی مشخصه مدار شکل ۲-۸ را با فرض $V_{DD} = 1.8\,V$ ، $(\frac{W}{L})_1 = 2(\frac{W}{L})_2 = 100$ محاسبه و رسم نمائید. نتایج محاسبات خود را با SPICE تأئید کنید.

۲-۱۱- ضریب تقویت ولتاژ و حداکثر swing در خروجی مدار مسأله ۲-۱۰ (وقتی M_1 در ناحیه اشباع است) محاسبه نمائید.

۲-۱۲- با فرض $V_{DD} = 1.8\,V$ مدار شکل ۲-۸ را برای ضریب تقویت ولتاژ $A_v = -3$ طراحی کنید . حداکثر swing در خروجی مدار طرح شده چقدر است؟ آیا می توانید مقدار swing را افزایش دهید؟ طراحی خود را با SPICE تأئید کنید.

۲-۱۳- رابطه‌ی بین حداکثر تغییرات خروجی (max output swing) یعنی $(V_{o,max} - V_{o,min})$ را برای

مدار شکل ۲-۸ برحسب ضریب تقویت ولتاژ به‌دست آورده و رسم نمائید و سپس در نتایج به دست آمده بحث کنید.

۲-۱۴- در مدار شکل ۲-۹(ب) با فرض $V_{DD}=1.8V$ و $V_{b2}=0.8V$ و $(\frac{W}{L})_1=(\frac{W}{L})_2=40$ الف) منحنی مشخصه V_o-V_{in} را محاسبه و رسم نمائید. ب) ضریب تقویت ولتاژ مدار را وقتی M_1 و M_2 در ناحیه اشباع هستند محاسبه و رسم کنید. ج) حداکثر اندازه ضریب تقویت ولتاژ به ازای چه مقدار V_{in} حاصل می‌شود؟ مقدار I_D و V_o چقدر است؟ د) حداکثر swing خروجی از روی منحنی مشخصه چه مقدار می‌باشد؟ هـ) محاسبات خود را با SPICE تأئید کنید.

۲-۱۵- اگر در مدار مسأله ۲-۱۴، الف) $(\frac{W}{L})_2$ را افزایش دهیم چه تغییری در منحی مشخصه، ضریب تقویت ولتاژ و حداکثر swing حاصل می‌شود؟ ب) قسمت (الف) را با فرض افزایش $(\frac{W}{L})_1$ تکرار کنید. ج) قسمت (الف) را با فرض همزمان $\frac{W}{L}$ دو ترانزیستور تکرار کنید.

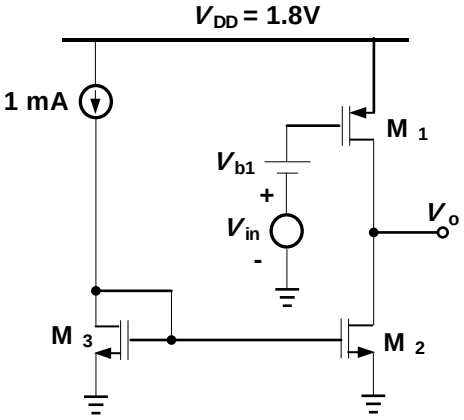
۲-۱۶- رابطه‌ی بین ضریب تقویت ولتاژ و حداکثر swing خروجی را برای مدار شکل ۲-۹ (ب) به‌دست آورده و در آن بحث کنید.

۲-۱۷- می‌خواهیم مدار شکل ۲-۹(ب) را برای حداکثر تغییرات خروجی (peak-to-peak) حداقل برابر 1V و اندازه ضریب تقویت ولتاژ بزرگتر یا مساوی 50 طراحی کنیم. با فرض این‌که جریان مدار برابر 1mA و $(\frac{W}{L})_1=100$ می‌باشد سایر مشخصات مدار را محاسبه کرده و نتیجه طراحی خود را SPICE تأئید کنید.

۲-۱۸- برای مدار شکل ۲-۳۱، الف) ولتاژ V_{b1} را برای عملکرد صحیح مدار محاسبه کنید . ب) ولتاژ درین- سورس ترانزیستورهای مدار را با فرض تشابه کامل M_2 و M_3 حساب کنید. ج) ضریب تقویت ولتاژ مدار و حداکثر swing خروجی (peak-to-peak) را به‌دست آورید.

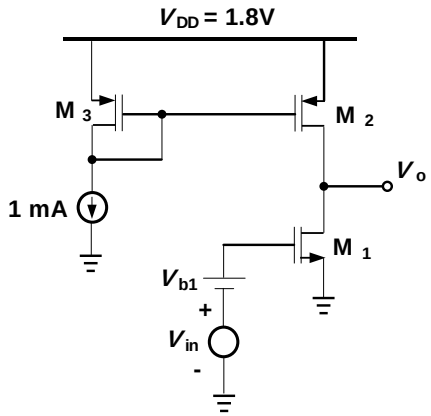
۲-۱۹- برای مدار مسأله ۲-۱۹ و با فرض $(\frac{W}{L})_2=2(\frac{W}{L})_1$ مقدار $\frac{W}{L}$ ترانزیستورها و V_{b1} را چنان محاسبه کنید که حداکثر swing خروجی برابر 1.4V باشد. ضریب تقویت ولتاژ این مدار چقدر است؟ محاسبات خود را با SPICE تأئید کنید.

۲-۲۰- مسأله ۲-۱۸ را برای مدار شکل ۲-۳۲ تکرار کنید.



$$(\frac{W}{L})_2 = 2(\frac{W}{L})_1 = 60$$

شکل ۲-۳۲.

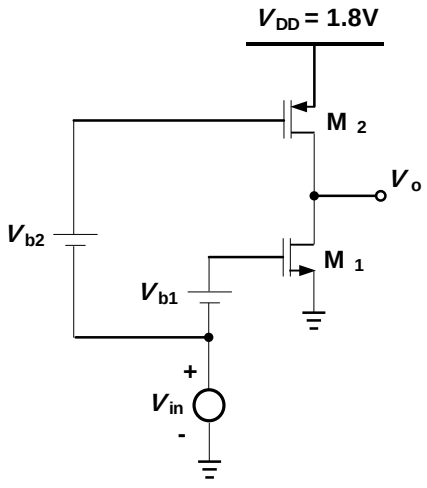


$$\text{Max}(\frac{W}{L})_1 = 2(\frac{W}{L})_2 = 60$$

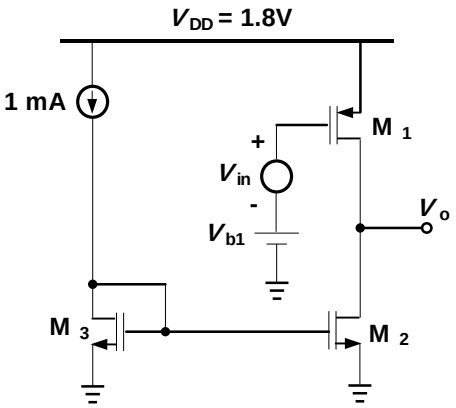
شکل ۲-۳۳.

۲-۲۱- برای مدار شکل ۲-۳۳، الف) مقدار V_{b1} و V_{b2} را برای آن که جریان مدار در منطقه کار ($V_{in} = 0$) برابر $I_D = 1mA$ باشد محاسبه نمائید. ب) ضریب تقویت ولتاژ مدار را با فرض آن که ترانزیستورها در ناحیه اشباع هستند را محاسبه کنید. ج) این مدار چه تفاوتی با مدار شکل ۲-۹(ب) دارد؟ مزیت آن چیست؟

۲-۲۲- با فرض این‌که مقدار $\frac{W}{L}$ همه ترانزیستورهای شکل ۲-۳۴ برابر 60 و نیز $I_{b1} = 0.3mA$ و $V_{b1} = 0$ می‌باشد، منحنی مشخصه مدار برای تغییرات V_{in} از 0 صفر V_{DD} را با صرف‌نظر از اثر بدنه محاسبه و رسم نمائید.



شکل ۲-۳۳.



شکل ۲-۳٤.

۲-۲۳- اگر V_{b1} برای مدار مسأله ۲-۲۲ برابر $1.6V$ باشد، مقاومت خروجی و ضریب تقویت ولتاژ

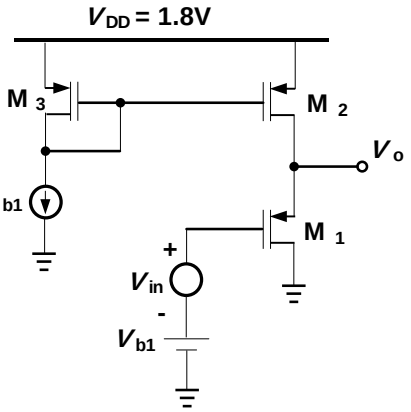
مدار را با صرف‌نظر از اثر بدنه محاسبه کنید.

۲-۲۴- برای مسأله ۲-۲۲، اگر ضریب اثر بدنه برابر $\gamma = 0.5\,V^{1/2}$ و $\phi_F = 0.4\,V$ باشد ضریب تقویت مدار وقتی $V_{b1} = 1.6, 1.4, 1$ می‌باشد را محاسبه کنید و میزان غیرخطی بودن مدار را با به دست آوردن مقدار $\Delta A_V / \Delta V_{in}$ به‌دست آورید.

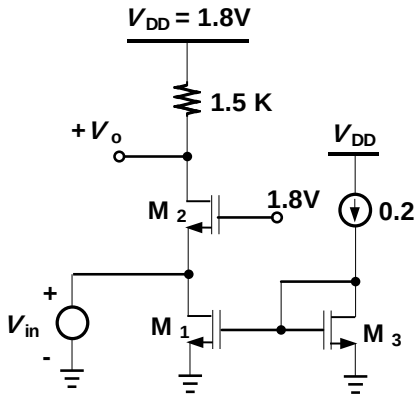
۲-۲۵- مسأله ۲-۲۲ را برای مدار شکل ۲-۳۵ تکرار کنید.

۲-۲۶- برای مدار گیت مشترک شکل ۲-۳۶، با فرض این‌که $\frac{W}{L}$ برای همه‌ی ترانزیستورها برابر 50 می‌باشد منحنی مشخصه به ازای تغییرات V_{in} از 0 صفر V_{DD} را محاسبه و رسم کنید.

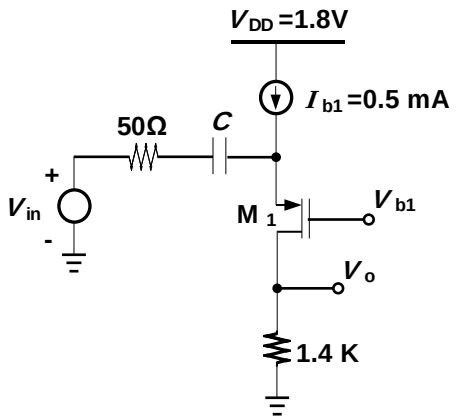
۲-۲۷ اگر حداقل ولتاژ کار برای منبع جریان I_{b1} برابر $0.2\,V$ و $(\frac{W}{L}) = 100$ باشد، مقدار V_{b1} را در مدار شکل ۲-۳۷ چنان تعیین کنید که مدار دارای حداکثر swing در خروجی باشد . ضریب تقویت ولتاژ و مقاومت ورودی و خروجی مدار را محاسبه کنید.



شکل ۲-۳۵.

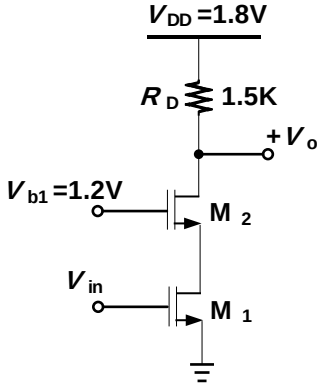


شکل ۲-۳۶.



شکل ۲-۳۷.

۲-۲۸ مقدار $\frac{W}{L}$ را برای ترانزیستورهای مدار کسکود شکل ۲-۳۸ برابر 80 می‌باشد. منحنی مشخصه مدار را به ازای تغییرات V_{in} از 0 تا V_{DD} را محاسبه و رسم کنید.



شکل ۲-۳۸.

۲-۲۹- برای مدار کسکود شکل ۲-۲۵ فرض کنید که $R_D = 1.5K$ ، $V_{b1} = 1.2\,V$ و $(\frac{W}{L})_{1,2} = 80$ می‌باشد. ضریب تقویت ولتاژ و مقاومت خروجی مدار را محاسبه کنید.

۲-۳۰- مدار کسکود شکل ۲-۲۵ را چنان طراحی کنید که مدار دارای ضریب تقویت ولتاژ 50 همراه با حداقل swing در خروجی برابر $\pm 0.5\,V$ باشد. در انتخاب مختلف برای مقادیر مدار بحث و آن ها را مقایسه نمائید. مشخصات یکی از انتخاب‌های مناسب برای طراحی خود را توسط SPICE تأیید نمائید.