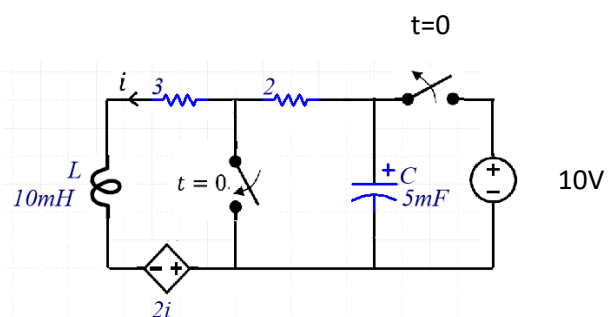
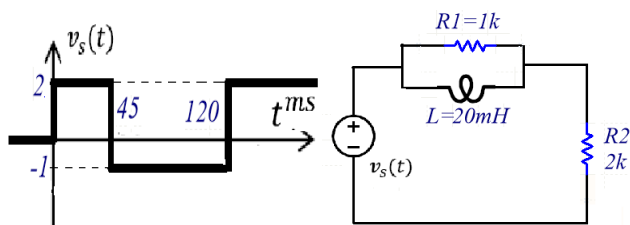


1- در مدارهای زیر کلیدها برای مدت طولانی در وضعیت اولیه بوده اند. خواسته‌های هر قسمت را برای $t > 0$ بیابید.

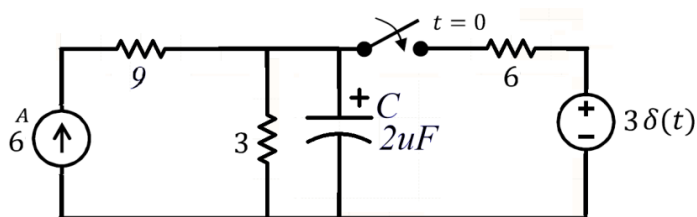
الف) جریان سلف و ولتاژ خازن



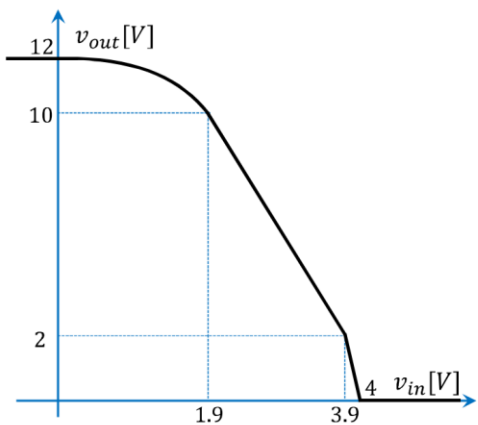
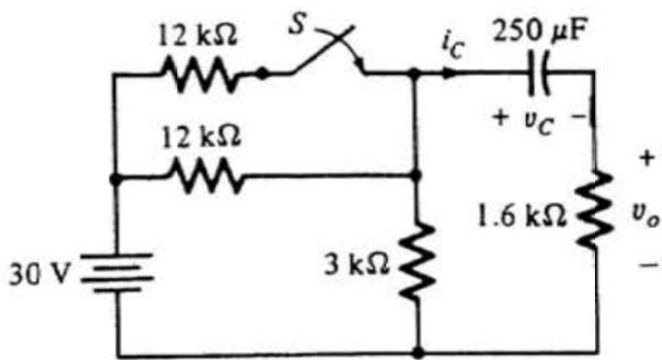
ب) جریان سلف و نمودار آن



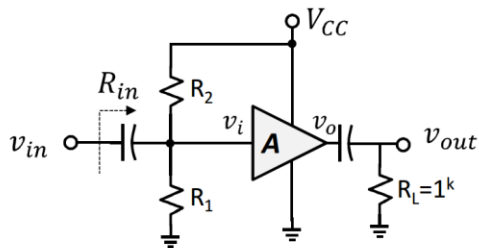
ج) ولتاژ خازن



2- مدار RC شکل زیر را در نظر بگیرید. سویچ S مدتی طولانی قبل از زمان $t=1$ باز بوده است. سویچ در زمان $t=1$ بسته میشود و سپس در زمان $t=2$ دوباره باز میشود. ولتاژ خازن و ولتاژ خروجی را برای زمان های $t > 1$ به دست آورید.



۳- مشخصه‌ی انتقالی تقویت‌کننده‌ی ولتاژ A، (با مقاومت ورودی خیلی بزرگ و مقاومت خروجی صفر) به شکل روبه‌روست و در مداری مطابق شکل زیر استفاده می‌شود. (خازن‌ها به اندازه کافی بزرگند)



(V_B) ولتاژ DC ورودی تقویت‌کننده، توسط مقاومت‌های R_1 و R_2 تعیین می‌شود.

$$v_i = V_B + v_{in} = V_B + \hat{v}_{in} \sin \omega t$$

V_B باید چقدر باشد تا:

الف) بدون اعوجاج بیشترین توان به خروجی منتقل گردد. در این صورت بیشینه توان منتقل شده و مقادیر R_1 و R_2 (با فرض $R_{in} = 10^4 \Omega$) را بدست آورید.

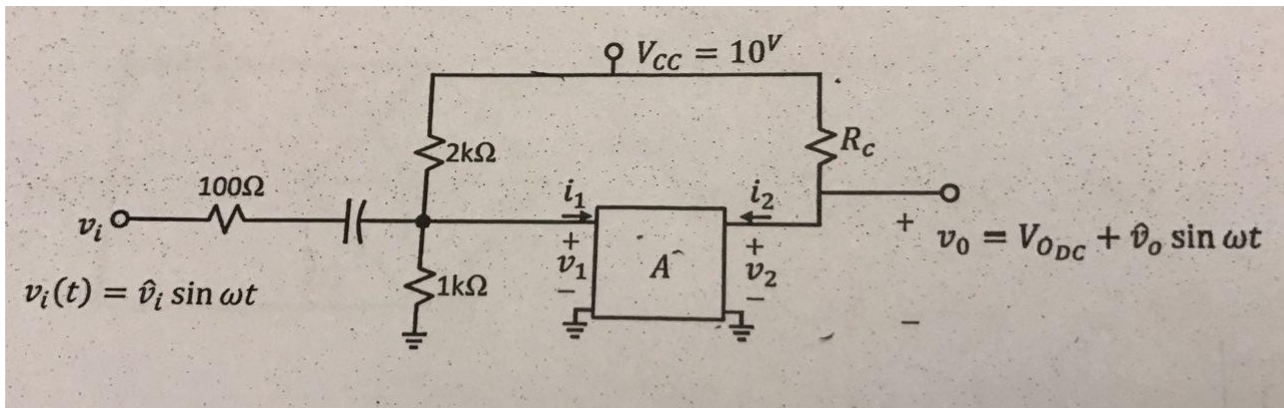
ب) بیشترین بهره‌ی ولتاژ را داشته باشیم. در این وضعیت بیشترین توانی که می‌توان به بار منتقل نمود، چقدر است؟ \hat{v}_{in} چقدر باید باشد؟

4- یک مدار دو درگاهی A با رابطه $v_1 = 1 \text{ k}\Omega \cdot i_1$, $v_2 = 1 \text{ k}\Omega \cdot i_2 + 1.5 v_1^2$ بیان شده است و مطابق شکل در مدار زیر قرار گرفته است.

الف. مدار را تحلیل DC (سیگنال بزرگ) کنید و R_C را طوری بیابید که $V_{ODC} = 8V$ باشد.

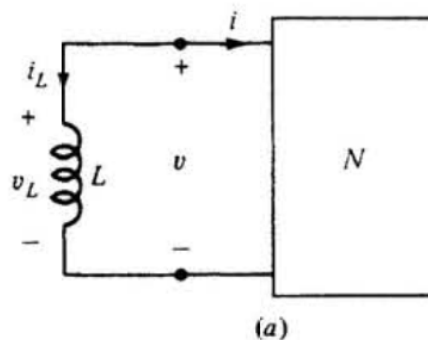
ب. با مقاومت محاسبه شده از قسمت الف و با یافتن مدل سیگنال کوچک، مطلوبست بهره ولتاژ مدار

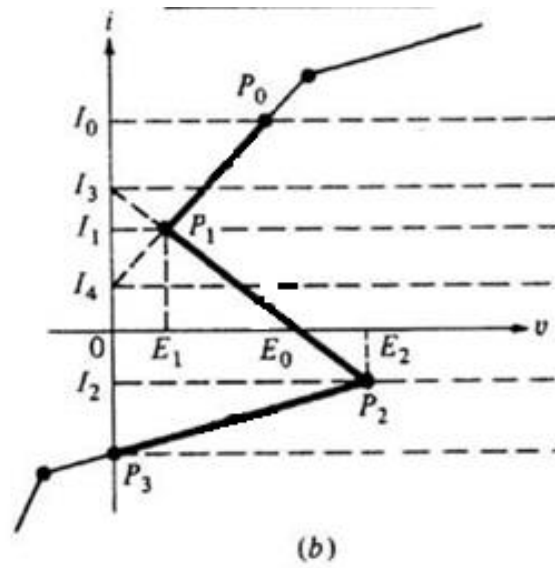
$$A_v = \hat{v}_o / \hat{v}_i$$



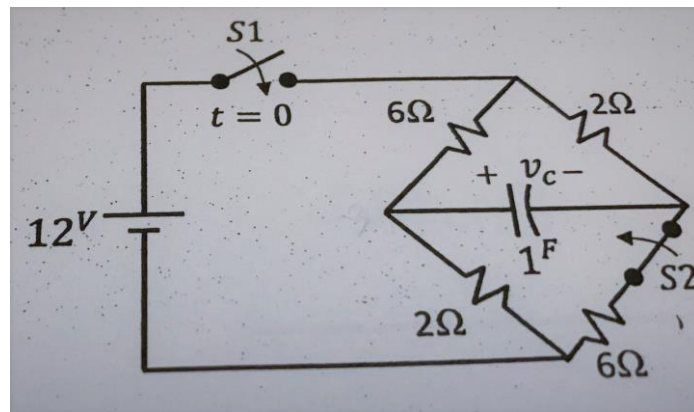
5- مدار RL شکل زیر را در نظر بگیرید، شبکه ی N مشخصه ی piecewise-linear مطابق شکل دارد.

در صورتی که سلف شرط اولیه ی $i_L(t_0) = -I_0$ را داشته باشد، جریان سلف را در زمان های بزرگ تر از t_0 به دست آورید و رسم کنید.





6- برای مدار شکل زیر ولتاژ اولیه خازن صفر است. $S1$ در $t=0$ بسته می شود و وقتی $|v_c|$ به سه ولت میرسد $S2$ باز می شود. $v_c(t)$ را برای تمام $t > 0$ بدست آورید و رسم کنید.



موفق باشید