فصل ششم
ترانزیستور اثر میدانی

۶-۱ مقدمه

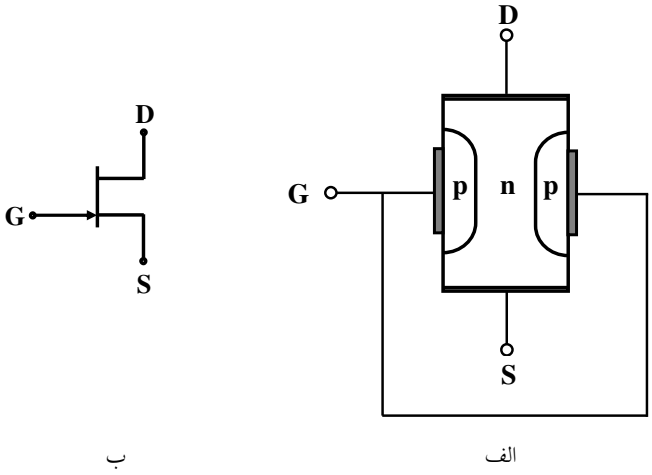
همانطور که در دسته بندی ترانزیستورها در شکل ۵-۱ مشاهده می شود، یک گروه دیگر از ترانزیستورها، "*فت*[1]"ها هستند. در این فصل مختصراً به معرفی دو نوع از آنها - یعنی "*فت اتصالی*[2]" و "ماس *فت*[3]" - می پردازیم.

فت ها با وجود این که از لحاظ ساختاری با ترانزیستورهای دو قطبی متفاوت هستند، از لحاظ کار برد با آنها بسیار شبیه می باشند. فت ها در مقایسه با بای پلار ترانزیستورها دارای بهره جریان به عبارت دیگر مقاومت ورودی بسیار بزرگتری ($A_i \to \infty$، $R_i \to \infty$) و هدایت انتقالی کوچکتری ($g_{m_{FET}} < g_{m_{BJT}}$) هستند. در ضمن FET ها نسبت به BJT ها خطی ترند.

---
[1] FET: Field Effect Transistor
[2] JFET: Junction Field Effect Transistor
[3] MOSFET: Metal Oxide Semiconductor Field Effect Transistor

٦-٢ فت اتصالی

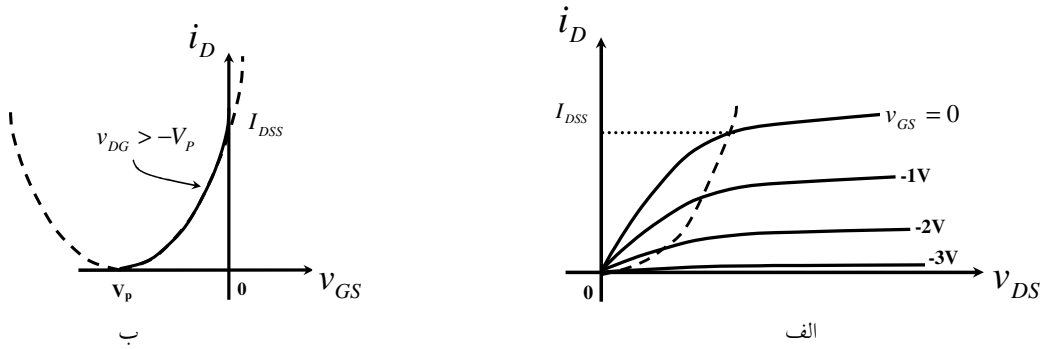
شکل ٦- ١ ساختمان شماتیک یک فت اتصالی و نماد آنرا نمایش میدهد. بین دو پایه درین[1] (D) و سورس[2] (S) یک قطعه سیلیسیم با ناخالصی قرار دارد، که به آن کانال[3] می گویند. در صورتی که ناخالصی از نوع n باشد، این فت یک $n-Ch\ JFET$ نامیده می شود. چنان که ناخالصی از نوع p باشد، این فت یک $p-Ch\ JFET$ نام خواهد داشت. اگر در نوع n-کانال یک لایه با ناخالصی از نوع p قرار دهیم، گیت[4] (G) تشکیل خواهد شد. به همین منوال گیت $p-Ch\ JFET$ به کمک سیلیسیم با ناخالصی از نوع n ساخته می شود. اتصال $p-n$، یعنی اتصال بین گیت و کانال (بعبارت دیگر اگر مرجع را S در نظر بگیریم، بین G و S) مانند یک دیود عمل میکند. در عمل این دیود در جهت معکوس بایاس می شود. اگر $v_{GS}=0$ باشد، حاملها می توانند از تمام سطح کانال عبور کرده، مقاومت کانال، حداقل است. برای فت n-کانال، با افزایش تدریجی v_{DS}، حول لایه p یک میدان منفی بوجود میآید که باعث میگردد عرض کانال و در نتیجه سطح مؤثر آن کمتر شود. این امر یعنی زیادتر شدن مقاومت کانال (مقاومت متغیر). بالاخره اگر v_{DS} از حدی بیشتر شود، زیاد شدن مقاومت کانال تقریباً



شکل ٦-١ الف- ساختار، ب- نماد یک جی فت

[1] Drain
[2] Source
[3] Channel
[4] Gate

متناسب با افزایش v_{DS} می شود، بعبارت دیگر i_D تقریباً ثابت می ماند به این ولتاژ، ولتاژ قطع[1] (V_P) و جریان ثابت شده را جریان اشباع[2] (I_{DSS}) گویند. حال اگر $v_{GS} > 0$ شود، بعلت جمع شدن اثر میدانها، حالت ذکر شده بالا، زودتر بوجود میآید. اگر $|v_{DG}| > |V_P|$ باشد، i_D تقریباً یک تابع درجه دوم از v_{GS} خواهد بود. شکل ٦-٢ مشخصه خروجی و مشخصه انتقالی یک $n-Ch\ JFET$ را نمایش میدهد.



شکل ٦- ٢ الف- مشخصه خروجی ب- مشخصه انتقالی یک n-Ch JFET

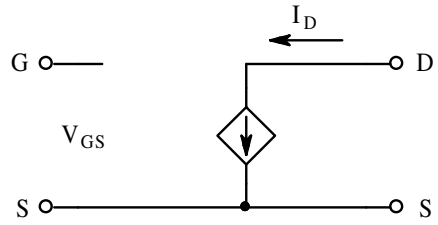
برای یک $p-Ch\ JFET$ مشخصه ها مشابه و فقط علامتها بر عکس هستند (برای $n-Ch\ JFET$: $i_D > 0$، $v_{DS} > 0$، $v_{GS} < 0$ و $V_P < 0$ و برای $p-Ch\ JFET$: $i_D < 0$، $v_{DS} < 0$، $v_{GS} > 0$ و $V_P > 0$). برای هر دو نوع فت، در صورتی که $|v_{DG}| > |V_P|$ و $|v_{GS}| < |V_P|$ باشد، ترانزیستور در ناحیه فعال قرار داشته:

$$i_D \approx I_{DSS}\left(1-\frac{v_{GS}}{V_P}\right)^2 \cdot (1+\lambda \cdot v_{DS}) \qquad (١-٦)$$

که در این رابطه: i_D جریان درین (تابع)، v_{GS} و v_{DS} اختلاف پتانسیل های گیت و درین نسبت به سورس (متغیر ها)، I_{DSS} جریان اشباع، V_P ولتاژ قطع و λ پارامترهای ترانزیستور هستند. واحد λ

[1] Pinch – Off Voltage
[2] Saturation Current

عکس ولت است و معادل ولتاژ ارلی در ترانزیستور دو قطبی می باشد ($\lambda \equiv \frac{1}{V_A}$). از این رابطه و ساختار فیزیکی (شکل ٦-١) مدل علایم بزرگ (DC) به دست می آید. با توجه به این که در شرایط عادی دیود گیت- کانال در جهت معکوس بایاس می شود، جریان گذرنده از گیت به جریان اشباع معکوس دیود، یعنی به مقدار بسیار کمی محدود می شود. بنابراین در مدل شکل ٦-٣، اتصال بین گیت و سورس به عبارت دیگر اتصال بین گیت و درین، مدار باز در نظر گرفته می شود. با توجه به این که در مدارها واقعی معمولاً $\lambda \cdot V_{DS} << 1$، در اکثر موارد از اثر آن صرفنظر کرده برای محاسبه نقطه کار از رابطه (٦-٢) استفاده می شود:



$$I_D \approx I_{DSS}\left(1-\frac{V_{GS}}{V_P}\right)^2 \cdot \left(1+\lambda \cdot V_{DS}\right)$$

شکل ٦-٣ مدل DC جی فت

$$I_D \approx I_{DSS}\left(1-\frac{V_{GS}}{V_P}\right)^2 \qquad (٦-٢)$$

برای بدست آوردن مدل علایم کوچک (AC) از رابطه (٦-١) استفاده می کنیم. طبق تعریف:

$$g_m \equiv \left.\frac{\partial i_D}{\partial v_{GS}}\right|_{I_D, V_{DS}} \approx \frac{2 \cdot I_{DSS}}{-V_P} \cdot \left(1-\frac{V_{GS}}{V_P}\right) \cdot \left(1+\lambda \cdot V_{DS}\right) \qquad (٦-٣)$$

با صرفنظر کردن از اثر λ و استفاده از رابطه (٦-٢) نتیجه می شود:

$$g_m \approx \frac{2}{|V_P|} \cdot \sqrt{I_D \cdot I_{DSS}} \qquad (٦-٤)$$

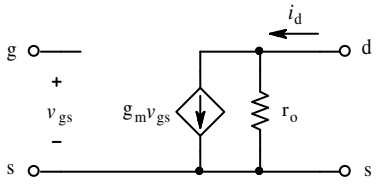
همچنین با استفاده از رابطه (٦-١) و تعریف هدایت خروجی:

$$g_o \equiv \left.\frac{\partial i_D}{\partial v_{DS}}\right|_{I_D, V_{GS}} \approx I_{DSS} \cdot \left(1-\frac{V_{GS}}{V_P}\right)^2 \cdot \lambda = \frac{\lambda \cdot I_D}{1+\lambda \cdot V_{DS}} \qquad (٦-٥)$$

با جانشینی $r_o = 1/g_o$ و $V_A = 1/\lambda$:

$$r_o = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D} \qquad (٦-٦)$$

بنابراین مدل علایم کوچک *JFET* در ناحیه خطی و در فرکانس پایین (محدوده فرکانسی که از اثر خازنهای ترانزیستور بتوان صرفنظر کرد)، به صورت مدار شکل ٦-٤ خواهد بود. با مقایسه مدل جی فت با مدل بای پلار ترانزیستور، نتیجه می گیریم که با توجه به این که جریان ورودی فت قابل اغماض است برای آن $A_i \equiv \frac{i_d}{i_g} \to \infty$.



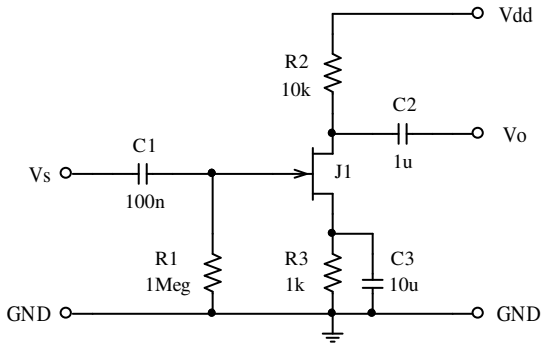
شکل ٦-٤ مدل *AC* جی فت

بنابراین اگر در مدل بای پلار ترانزیستور $\beta \to \infty$ و در نتیجه $r_\pi = \frac{\beta}{g_m} \to \infty$ در نظر گرفته شوند، همان مدل جی فت حاصل می شود.

تذکر: چنان که بخواهید جواب های بدست آمده از روش تحلیلی را با جوابهای بدست آمده از شبیه سازی با *PSpice* مقایسه کنید به نحو زیر عمل نمایید:

- *JbreakN* را برای n–کانال و *JbreakP* را برای p–کانال انتخاب کنید.
- *PSpice* برای جی فت ١٤ پارامتر تعریف کرده است که ما از ٣ تای آنها استفاده می کنیم. این پارامترها عبارتند از: *VTO*، *BETA* و *LMBDA*.
- در مدل ترانزیستور پارامترها را انتخاب کنید: $VTO = V_P$، $BETA = \frac{I_{DSS}}{V_P^2}$ و $LAMBDA = \frac{1}{V_A}$.
- در فایل خروجی: $GM = g_m$ و $GDS = \frac{1}{r_o}$ است.

مثال ٦-١ با فرض $Vdd = 30V$، $I_{DSS} = 8mA$، $V_P = -4V$ و $V_A = 80V$ برای مدار شکل ٦-٥ مقاومت ورودی، مقاومت خروجی، بهره ولتاژ، حداکثر دامنه خروجی و فرکانس های حد را بدست آورید.



شکل ٦-٥ مدار مثال ٦-١

حل: ابتدا باید نقطه کار را بدست آوریم تا اولاً ببینیم که آیا ترانزیستور در ناحیه فعال قرار دارد و ثانیاً پارامترهای مدل علایم کوچک را محاسبه کنیم. پس از آن مشخصات دینامیکی مدار را محاسبه می کنیم. بنابراین حل مدار در سه مرحله انجام می شود:

الف- محاسبه نقطه کار: از رابطه (٦-٢) و شکل ٦-٥:

$$\left.\begin{array}{l} I_D = I_{DSS}\left(1-\dfrac{V_{GS}}{V_P}\right)^2 \\ \left.\begin{array}{l} V_{GS} + I_D \cdot R_S + I_G \cdot R_G = 0 \\ I_G = 0 \end{array}\right\} V_{GS} = -I_D.R_S \end{array}\right\} \Rightarrow I_D = 8mA\left(1-\left(-I_D.1k\Omega\right)/\left(-4V\right)\right)^2$$

به عبارت دیگر:

$$I_D = 8\left(1-\frac{1}{2}.I_D + \frac{1}{16}.{I_D}^2\right) \qquad [mA, k\Omega, V]$$

و از آن جا:

$${I_D}^2 - 10.I_D + 16 = 0$$

$$I_D = 5 \pm \sqrt{25-16} = \begin{cases} 5+3=8 & \text{غ ق ق (چرا؟)} \\ 5-3=2 & \checkmark \end{cases}$$

پس $I_D = 2mA$ و $V_{DG} = 10V > |V_P|$، در نتیجه ترانزیستور در ناحیه فعال قرار داشته می تـوان از آن به عنوان یک تقویت کننده خطی استفاده کرد.

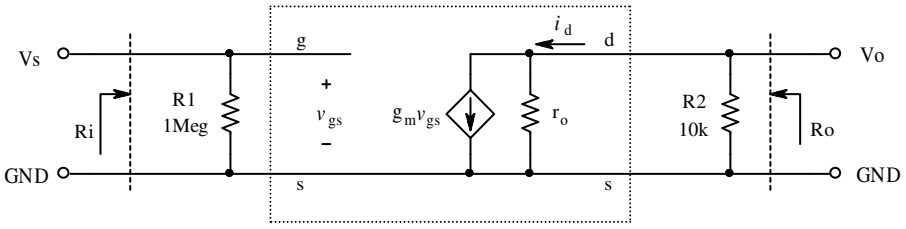
ب- محاسبه پارامترهای ترانزیستور: از رابطه (٦-٤):

$$g_m \approx \frac{2}{|V_P|} \cdot \sqrt{I_D \cdot I_{DSS}} \approx \frac{2}{4} \cdot \sqrt{2 \cdot 8} \approx 2mA/V$$

و از (٦-٦):

$$r_o = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D} \approx \frac{80V}{2mA} = 40k\Omega$$

پ- محاسبه مشخصات مدار: برای بدست آوردن بهره ولتاژ، مقاومت ورودی و مقاومت خروجی در فرکانس میانی، منبع تغذیه و تمام خازنها اتصال کوتاه در نظر گرفته می شوند (چرا؟). با جایگزینی مدل ترانزیستور، مدار شکل ٦-٥ به صورت مدار ٦-٦ در می آید.



شکل ٦-٦ مدار معادل علایم کوچک مدار شکل ٦-٥ برای فرکانس های میانی

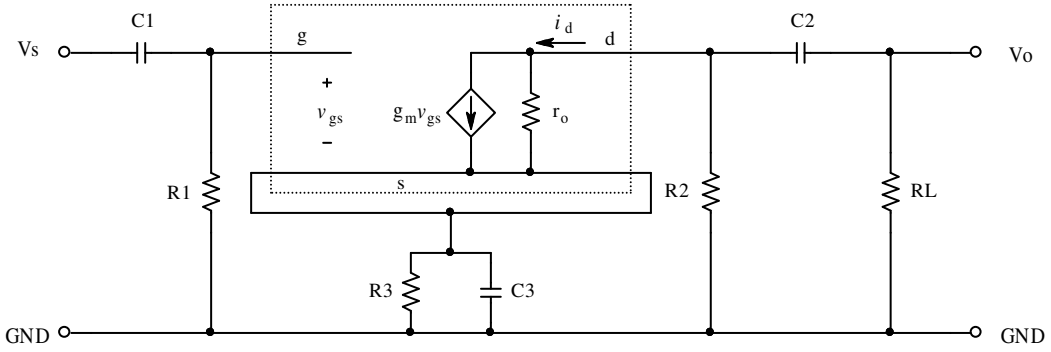
از روی شکل: $R_i = R1 = 1M\Omega,\ R_o = r_o \| R2 = 8k\Omega,\ A_{v_s} = -g_m \cdot R_o = -16$

برای بدست آوردن حداکثر دامنه خروجی، چنین استدلال می کنـیم: از روی شـکل ٦-٥ نتیجـه مـی گیریم که در فرکانس های میانی، بیشترین دامنـه در نـیم پریـود مثبـت برابـر $V_P^+ = Vdd - V_D = 20V$ خواهد بود (چرا؟). همچنین حد اکثر دامنه در نیم پریود منفـی برابـر $V_P^- = V_{DG} - |V_P| - |V_P^- / A_v|$ بـه

عبارت دیگر $V_P^- \approx 5.6V$ خواهد بود (چرا؟). در نتیجه برای این که شکل موج (تقریباً) متقارن باشد، باید:

$$V_{P_{\max}} = \min\left(V_P^+, V_P^-\right) = 5.6V$$

برای بدست آوردن فرکانس های حد، مدار معادل علایم کوچک شکل ٦-٥ را با در نظر گرفتن اثر خازن ها بررسی می کنیم (شکل ٦-٧).



شکل ٦-٧ بررسی تاثیر خازن ها در بدست آوردن فرکانس های حد

مسیر سیگنال از منبع (v_s) به سمت گیت است. بنابراین سیگنال در این مسیر $C1$ و $R1$ را می بیند که اثر بالا گذری دارند. جریان خروجی (i_d) بر روی $R2$ ولتاژی ایجاد می کند. این ولتاژ (مدار معادل تونن) از طریق $C2$ و RL به خروجی منتقل شده سیگنال خروجی (v_o) را ایجاد می کند. $C2$، RL نیز یک بالا گذر را تشکیل می دهند. بالاخره به ازای یک ولتاژ ثابت گیت (v_g)، هر قدر فرکانس سیگنال بیشتر باشد، v_s کمتر (چرا؟) و در نتیجه v_{gs} و به تبع آن i_d به عبارت دیگر v_o بیشتر می شود. بنابراین $C3$ نیز نقش بالا گذری دارد. پس مدار شامل سه بالا گذر و فاقد پایین گذر است. در نتیجه: $f_h \to \infty$.

برای محاسبه f_l – با توجه به قضیه جمع آثار – به کمک شکل ٦-٧ اثر سه خازن را به صورت جداگانه بررسی می کنیم. طبیعی است که هنگام بررسی یک خازن (یا سلف) سایر عناصر وابسته به

فرکانس باید در مدار بی تاثیر باشند. چون در این مدار هر سه خازن اثر بالا گذری دارند، هنگامی که اثر یک خازن بررسی می شود، آن دو خازن دیگر اتصال کوتاه در نظر گرفته می شوند (چرا؟).

- اثر $C1$: همان طور که در شکل مشهود است، $C1$ فقط $R1$ را می بیند. بنابراین:

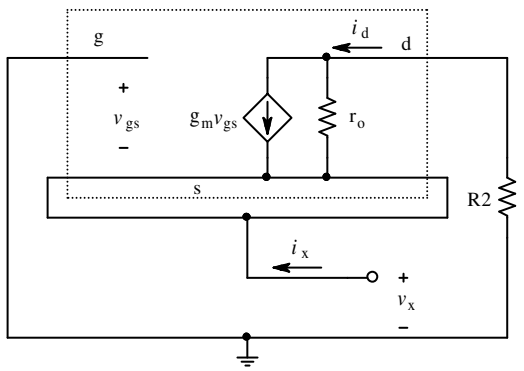
$$\tau_1 = R1 \cdot C1 = 1M\Omega \times 100nF = 0.1s$$

- اثر $C2$: این خازن از یک سو مقاومت خروجی مدار را می بیند، و از طرف دیگر مقاومت بار را. در نتیجه:

$$\tau_2 = \left(RL + \left(R2 \| \cdots\right)\right) \cdot C2 \to \infty \qquad (RL = \infty)$$

- اثر $C3$: این خازن از یک سو $R3$ را می بیند، و از سوی دیگر مقاومت دیده شده از طرف سورس، که این دو با هم موازی شده اند؛ یعنی $R_{C3} = R3 \| R_x$. برای محاسبه R_x، طبق معمول، بین سورس و زمین یک منبع ولتاژ غیر وابسته v_x را قرار داده جریان گذرنده از آن (i_x) را - به ازای صفر کردن سایر منابع و اثر المانهای وابسته به فرکانس - محاسبه می کنیم. بنا به تعریف $R_x = \frac{v_x}{i_x}$.

با توجه به مطالب فوق مدار شکل ٦-٧ به صورت شکل ٦-٨ در می آید.



شکل ٦-٨ مدار معادل جهت محاسبه مقاومت دیده شده از سوی سورس

$$\left.\begin{aligned} & i_d \cdot R2 + \left(i_d - g_m \cdot v_{gs}\right) \cdot r_o + v_x = 0 \\ & i_d = -i_x,\ v_{gs} = -v_x \end{aligned}\right\} \Rightarrow R_x \equiv \frac{v_x}{i_x} = \frac{R2 + r_o}{1 + g_m \cdot r_o} \approx 0.6k\Omega$$

بنابراین: $\tau_3 = (R3 \| R_x) \cdot C3 \approx (1k\Omega \| 0.6k\Omega) \times 10\mu F \approx 3.75ms$

و از آنجا: $f_l = \frac{1}{2 \cdot \pi \cdot \tau_3} \approx 40Hz$

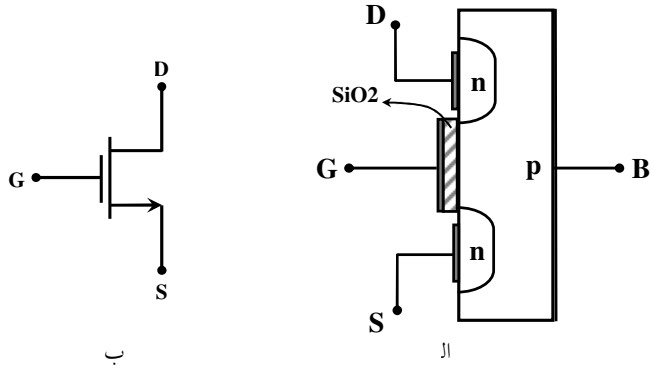
تذکر: چون برای سادگی محاسبات، $V_A >> V_{DS}$ فرض و در نتیجه بجای استفاده از روابط (٦-١)، (٦-٣) و (٦-٥) از روابط تقریبی (٦-٢)، (٦-٤) و (٦-٦) استفاده شده است، مقادیر محاسبه شده تقریبی هستند. علاوه بر آن برای محاسبه فرکانس حد، شبکه مربوط به $C3$ علاوه بر قطب دارای یک صفر هم است، که فقط اثر قطب در نظر گرفته شده است! برای مقایسه، مقادیر دقیق (شبیه سازی شده با *PSpice*) عبارتند از: $I_D = 2.06mA$، $g_m = 2.12mA/V$، $r_o = 42.4k\Omega$ و از آن جا: $R_i = 1M\Omega$، $R_o = 8.093k\Omega$، $A_{v_s} = 17.16$، $V_{P_{\max}} = 5V$ و $f_l = 37.9Hz$.

٦-٣ ماس فت

ماس فت[1] یکی از انواع آی جی فت[2] ها می باشد. شکل ٦-٩ ساختمان شماتیک یک ماس فت ارتقایی[3] n-کانال را نمایش میدهد. یک قطعه سیلیسیم با ناخالصی p زیر لایه[4] یا بدنه[5] را تشکیل میدهد. دو جزیره با ناخالصی n پایه های درین و سورس را می سازند. بین این دو جزیره یک لایه اکسید سیلیسیوم، گیت را - که از یک لایه فلز تشکیل شده است - از بدنه جدا می سازد در اکثر مواقع بدنه (B) و سورس (S) به یک دیگر متصل هستند.

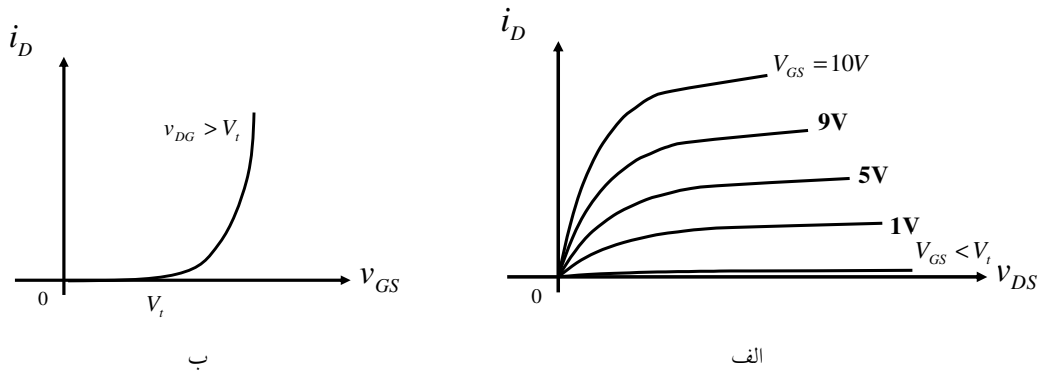
[1] MOSFET: Metal Oxide Semiconductor Field Effect Transistor
[2] IGFET: Insulated Gate FET
[3] Enhancement
[4] Substrate
[5] Bulk, Body

در حالت عادی – یعنی هنگامی که v_{GB}، بعبارت دیگر v_{GS} صفر باشد – ارتباط بین درین و سورس، قطع است (چرا؟) یعنی $I_D \approx 0$. با افزایش ولتاژ گیت – سورس، میدانی بین گیت و بدنه بوجود میآید که باعث میشود حامل های



شکل ٦-٩ الف- ساختار ب- نماد ماس فت

اقلیت بدنه (الکترون ها) به سمت گیت رانده شوند. اگر میدان به اندازه کافی قوی باشد ($v_{GS} > V_t$)، تعداد الکترون ها یی که به سمت گیت جذب میشوند، به اندازهای زیاد خواهد بود که ایجاد یک کانال (n) بین دو جزیره D و S کرده ارتباط بین این دو برقرار میشود. طبیعتاً هر قدر v_{GS} بزرگتر باشد تعداد حاملهای جذب شده بیشتر و سطح مؤثر کانال بیشتر و مقاومت اهمی آن کمتر خواهد بود (به ازای v_{DS} ثابت i_D بیشتر می شود). شکل ٦-١٠ مشخصه های یک ماس فت ارتقایی n-کانال را نمایش میدهد.



شکل ٦-١٠ مشخصه های ماس فت ارتقایی n-کانال الف- خروجی ب- انتقالی

به V_t ولتاژ حد[1] گویند. v_{GS} در ماس فت می تواند منفی یا مثبت باشد. برای ماس فت n–کانال، $V_t > 0$ و در شرایط عادی $v_{GS} \geq 0$، $i_D \geq 0$ و $v_{DS} \geq 0$ انتخاب می شوند. بعضی از ماس فت ها – برخلاف بای پلار ترانزیستورها – متقارن هستند یعنی $v_{DS} \leq 0$ و $i_D \leq 0$ هم قابل استفاده است. یعنی ماس فت در جهت معکوس تقریباً بخوبی جهت مستقیم کار میکند. مطالب ذکر شده، برای ماس فت p –کانال نیز صادق است. با این تفاوت که بدنه از نیمه هادی با ناخالصی n و جزیره ها از ناخالصی p ساخته شده اند، $V_t < 0$، $v_{GS} \leq 0$ و در جهت مستقیم $i_D \leq 0$ و $v_{DS} \leq 0$ انتخاب می شوند. مدل ماس فت نیز مانند جی فت است (شکل های ٦–٣ و ٦–٤). برای این که ترانزیستور (n کانال) در ناحیه خطی قرار داشته باشد، باید: $v_{GS} \geqslant V_t$ و $v_{DG} \geqslant -V_t$ باشد، در این صورت:

$$i_D = K \cdot (v_{GS} - V_t)^2 \cdot (1 + \lambda \cdot v_{DS}) \qquad (٧–٦)$$

که در این رابطه K ضریبی است ثابت، که توسط ساختمان داخلی ترانزیستور معین می شود. در برخی از کتب این پارامتر را چنین تعریف می کنند: $K = \frac{K'}{2} \cdot \frac{W}{L}$. واحد این ضریب A/V^2 است. سایر پارامترها: V_t ولتاژ آستانه، $\lambda = \frac{1}{V_A}$، W عرض کانال، L طول کانال و K' هدایت آن می باشند. برای مدل DC می توان از رابطه (٦–٧) با جای گذاری مقادیر نقطه کار استفاده کرد. در عمل اغلب $\lambda \cdot v_{DS} << 1$ در نظر گرفته می شود. در این صورت:

$$I_D \approx K \cdot (V_{GS} - V_t)^2 \qquad (٨–٦)$$

برای مدل AC، از (٦–٧) طبق تعریف:

$$g_m \equiv \left.\frac{\partial i_D}{\partial v_{GS}}\right|_{I_D, V_{DS}} = 2K \cdot (V_{GS} - V_t) \cdot (1 + \lambda \cdot V_{DS}) \qquad (٩–٦)$$

جانشینی $V_{GS} - V_t$ از (٦–٧) در (٦–٩):

[1] ولتاژ آستانه، Threshold Voltage

$$g_m = 2 \cdot \sqrt{K \cdot I_D \cdot (1 + \lambda \cdot V_{DS})} \qquad (۱۰-٦)$$

با صرفنظر کردن از اثر λ:

$$g_m \approx 2 \cdot \sqrt{K \cdot I_D} \qquad (۱۱-٦)$$

همچنین با استفاده از رابطه (۷-٦) و تعریف هدایت خروجی:

$$g_o \equiv \left.\frac{\partial i_D}{\partial v_{DS}}\right|_{I_D, V_{GS}} = K \cdot \lambda \cdot (V_{GS} - V_t)^2 = \frac{\lambda \cdot I_D}{1 + \lambda \cdot V_{DS}} \qquad (۱۲-٦)$$

با جانشینی $r_o = 1/g_o$ و $V_A = 1/\lambda$:

$$r_o = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D} \qquad (۱۳-٦)$$

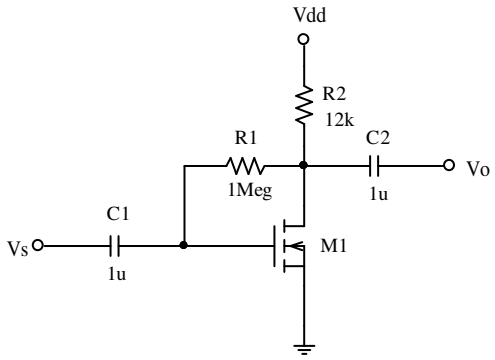
هرگاه بین دو جزیره، در بدنه ماس فت n–کانال، مقدار ناخالصی نوع n اضافه کنیم، به ازای $v_{GS} = 0$ نیز کانال وجود داشته و $i_D > 0$ است. اگر $v_{GS} < 0$ شود کانال کمتر و مقاومت آن بیشتر می شود و بلعکس برای $v_{GS} > 0$، سطح مؤثر کانال بیشتر و مقاومت آن کمتر می شود. برای این که $i_D \approx 0$ شود، باید $v_{GS} < V_t$ باشد. در این صورت به V_t در برخی نشریات V_P گویند. به این نوع ماس فت، ماس فت تهی[1] (کاهشی) n–کانال گفته می شود. مشخصات این نوع فت مانند جی فت است، با این تفاوت که این فت در محدوده $v_{GS} > 0$ نیز قابل به کار گیری است. متناظر n–کانال، ماس فت تهی p–کانال نیز وجود دارد. در عمل این نوع ترانزیستور کمتر متداول است به همین دلیل در این درس از آن استفاده نمی شود.

تذکر: چنان که بخواهید جواب های بدست آمده از روش تحلیلی را با جوابهای بدست آمده از شبیه سازی با *PSpice* مقایسه کنید به نحو زیر عمل نمایید:

[1] Depletion MOSFET

- $MbreakN3$ را برای n کانال و $MbreakP3$ را برای p –کانال انتخاب کنید.
- $PSpice$ برای ماس فت ٤٢ پارامتر تعریف کرده است که ما از ٣ تای آنها استفاده می کنیم. این پارامترها عبارتند از: VTO، KP و $LMBDA$ (به عنوان پیش فرض $W = L = 100\mu m$ در نظر گرفته شده اند).
- در مدل ترانزیستور پارامترها را انتخاب کنید: $VTO = V_t$، $KP = 2K$ و $LAMBDA = \frac{1}{V_A}$.
- در فایل خروجی: $GM = g_m$ و $GDS = \frac{1}{r_o}$ است.

مثال ٦–٢ در صورتی که در مدار شکل ٦–١١ $V_{dd} = 15V$ و مشخصات ترانزیستور، $V_t = 2V$، $K = 1mA/V^2$ و $V_A \to \infty$ فرض شوند، R_i، R_o، A_{v_s}، f_l، f_h و $V_{P_{\max}}$ را بدست آورید. (تذکر: در نشریات مختلف برای ماس فت نماد های گوناگونی استفاده می شود، برای مثال اغلب کتب درسی نماد شکل ٦–٩ الف را به کار می برند. $PSpice$، اکثر کتاب ها و برگه های اطلاعاتی[1] از سمبل شکل ١–١١ استفاده می کنند).



شکل ٦–١١ مدار مثال ٦–٢

حل: طبق معمول برای حل مسئله سه مرحله را طی می کنیم:

الف– محاسبه نقطه کار: از (٦–٨)، و با توجه به این که $I_G = 0$، از روی شکل ٦–١١:

[1] Data Book, Data Sheet

$$\left.\begin{aligned} I_D &= K(V_{GS}-V_t)^2 \\ V_{GS} &= V_{DS} = V_{dd} - I_D R_D \end{aligned}\right\} \Rightarrow \quad I_D = K(V_{dd} - I_D R_D - V_t)^2$$

و از آن جا:

$$144 I_D{}^2 - 313 I_D + 169 = 0$$

$$I_D = \frac{313 \pm 25}{288} = \begin{cases} 1.174mA & \text{غ ق ق (چرا؟)} \\ 1mA & \checkmark \end{cases}$$

پس $I_D = 1mA$، $V_{DS} = V_{GS} = 3V$ یعنی $V_{GS} > V_t$ و $V_{DG} > -V_t$، در نتیجه ترانزیستور در ناحیه فعال قرار داشته می توان از آن به عنوان یک تقویت کننده خطی استفاده کرد.

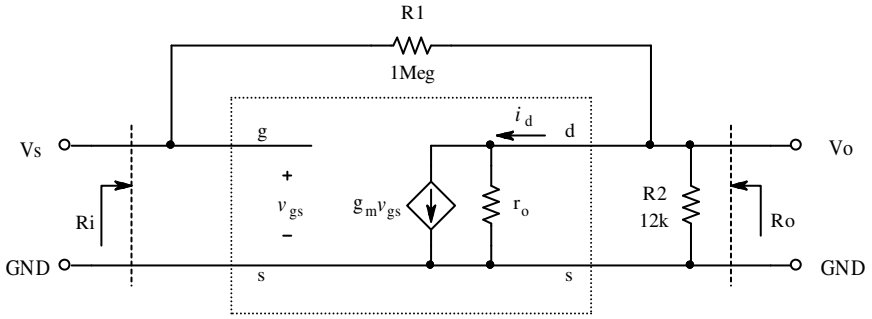
ب- محاسبه پارامترهای ترانزیستور ($\lambda \to 0$): از رابطه (٦-١٠) به عبارت دیگر (٦-١١):

$$g_m = 2\sqrt{K \cdot I_D} = 2 \cdot \sqrt{1 \cdot 1} = 2mA/V$$

و از (٦-١٣):

$$r_o \to \infty$$

پ- محاسبه مشخصات مدار: برای بدست آوردن بهره ولتاژ، مقاومت ورودی و مقاومت خروجی در فرکانس میانی، منبع تغذیه و تمام خازنها اتصال کوتاه در نظر گرفته می شوند (چرا؟). با جایگزینی مدل ترانزیستور، مدار شکل ٦-١١ به صورت مدار ٦-١١٢ در می آید.



شکل ٦-١٢ مدار معادل علایم کوچک مدار شکل ٦-١١ برای فرکانس های میانی

برای محاسبه بهره ولتاژ و مقاومت ورودی از قضیه میلر استفاده می کنیم. اگر اثر $R1$ در ورودی را $R1'$ و در خروجی $R1''$ به نامیم:

$$\left.\begin{array}{l} K = A_v \equiv \left.\dfrac{v_o}{v_i}\right|_{i_o=0} = -g_m \cdot \left(R1'' \| R2 \| r_o\right) \\ \left.\begin{array}{l} R1'' = \dfrac{K \cdot R1}{K-1} \\ K < -1 \end{array}\right\} \Rightarrow \quad R1'' > \dfrac{R1}{2} = 500k\Omega \\ r_o \to \infty, \;\; R1'' > 500k\Omega \;\Rightarrow\; R1'' \| R2 \| r_o \approx R2 \end{array}\right\} \Rightarrow \quad K \approx -g_m \cdot R2 = -24$$

$$A_{v_s} = A_v = K \approx -24$$

$$R_i = \left.\frac{v_s}{i_s}\right|_{i_o=0} = R1' = \frac{R1}{1-K} \approx 40k\Omega$$

مقاومت خروجی، طبق تعریف:

$$R_o = \left.\frac{v_o}{i_o}\right|_{v_s=0} = R1'' \| R2 \| \, r_o \approx R2 = 12k\Omega$$

برای بدست آوردن فرکانس های حد، با توجه به مسیر سیگنال از سمت ورودی به سوی خروجی، مشهود است که $C1$ و $C2$ نقش بالا گذری دارند. و چون خازن دیگری که محدودیت فرکانسی بوجود بیاورد، وجود ندارد، $f_h \to \infty$. خازن $C1$، مقاومت ورودی و خازن $C2$، مقاومت خروجی سری با بار را می بیند. بنابراین:

$$\left.\begin{array}{l} \tau_1 = R_i \cdot C1 \approx 40ms \\ \tau_2 = \left(R_o + R_L\right) \cdot C2 \to \infty \end{array}\right\} \quad \Rightarrow \quad f_l = \frac{1}{2\pi\tau_1} \approx 4Hz$$

برای محاسبه ماکزیمم دامنه خروجی چنین استدلال می کنیم: بیشترین ولتاژ دریـن مـوقعی حاصـل مـی شود که $i_D \to 0$ و کمترین مقدار آن – که هنوز ترانزیستور در ناحیه خطی قرار داشته باشد – بـه ازای

$v_{DG} = -V_t$ بدست می آید. بنا به تعریف دامنه ولتاژ خروجی عبارت است از حداکثر تغییرات ولتاژ حول نقطه کار، بنابراین:

$$V_P^+ = V_{dd} - V_{DS} = 15V - 3V = 12V$$

$$\left.\begin{array}{l} v_{DG_{\min}} = -V_t \\ v_{DS} = v_{DG} + v_{GS} \\ V_P^- = V_{DS} - v_{DS_{\min}} \\ v_{DS_{\min}} = -V_t + v_{GS_{\max}} \\ v_{GS_{\max}} = V_{GS} - V_P^- / A_v \end{array}\right\} \Rightarrow \quad V_P^- = \frac{A_v}{A_v - 1} \cdot V_t = \frac{24}{25} \times 2V \approx 1.9V$$

و در نتیجه:

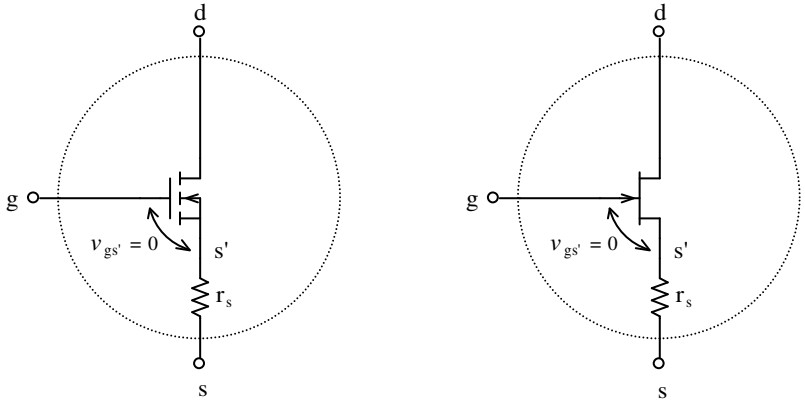
$$V_P = \min\left[V_P^+ ,\ V_P^-\right] \approx 1.9V$$

محاسبه مقادیر دقیق نتیجه می دهد: $A_{v_s} = -23.701$ ، $R_i = 40.484k\Omega$ ، $R_o = 11.856k\Omega$ ، $f_l = 3.939Hz$ و $V_{P_{\max}} = 1.85V$.

٦-٤ روش حل تقریبی مدارها

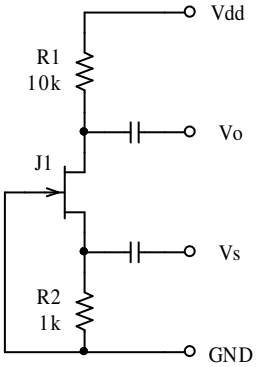
همانطور که اشاره شد، مطالبی که در مورد مدل علایم کوچک بای پلار ترانزیستور ذکر شد در مورد فت ها نیز صادق است. با این تفاوت که در روابط فوق $\beta \to \infty$ و در نتیجه $r_\pi \to \infty$. بنابراین فقط مدل شکل ٥-٥٠ الف قابل اقتباس است. مدل شهودی فت ها در شکل ٦-١٣ و رابطه (٦-١٤) تعریف شده است. طبیعی است که این مدل نیز در مدارهایی قابل استفاده است که در آنها $R_D << r_o$ به عبارت دیگر $r_o \to \infty$ فرض شود.

$$r_s \equiv \left.\frac{v_{gs}}{i_s}\right|_{I_D} = \frac{1}{g_m} \qquad (١٤-٦)$$



شکل ٦-١٣ مدل ساده شده یک ترانزیستور واقعی به کمک یک ترانزیستور ایده‌آل، الف- جی فت و ب- ماس فت

مثال ٦-٣ مقاومت ورودی، مقاومت خروجی و بهره ولتاژ مدار شکل ٦-١٤ را بدست آورید. برای این مدار $V_{DD} = 30V$، $I_{DSS} = 8mA$، $V_P = -4V$ و $V_A \to \infty$ فرض شود.



شکل ٦-١٤ مدار مثال ٦-٣

حل: این مدار یک مدار گیت مشترک است (چرا؟). طبق معمول مسئله را در سه مرحله حل می کنیم:

الف- بدست آوردن نقطه کار: این مدار از لحاظ DC معادل است با مدار مثال ٦-١ (چرا؟). بنابراین از جوابهای این مسئله استفاده می کنیم، یعنی: $I_D = 2mA$، $V_{DS} = 8V$

ب- محاسبه پارامتر های ترانزیستور:

$$g_m = 2mA/V \quad \Rightarrow \quad r_s = \frac{1}{g_m} = 500\Omega$$

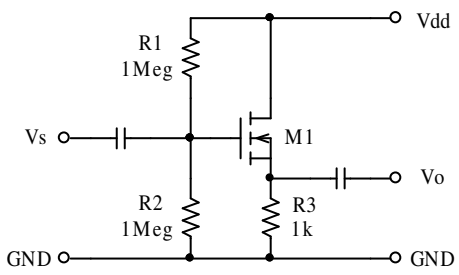
پ- محاسبه مشخصات مدار:

$$R_o = R1\|\cdots = R1 = 10k\Omega$$

$$R_i = R2\|r_s = 1k\Omega\|500\Omega = 333\Omega$$

$$A_v = \frac{R1}{r_s} = \frac{10k\Omega}{500\Omega} = 20$$

مثال ٦-٤ مقاومت ورودی، مقاومت خروجی و بهره ولتاژ مدار شکل ٦-١٥ را بدست آورید. برای این مدار $V_{DD} = 8V$، $V_t = 1V$، $K = 2mA/V^2$ و $\lambda \to 0$ فرض شود.



شکل ٦-١٥ مدار مثال ٦-٤

حل: این مدار یک مدار درین مشترک است (چرا؟).

طبق معمول مسئله را در سه مرحله حل می کنیم:

الف- بدست آوردن نقطه کار:

$$V_G = \frac{R2}{R1+R2}V_{dd} = 4V$$

$$V_S = R3\, I_D = I_D \qquad [V, mA, k\Omega]$$

$$I_D = K(V_{GS} - V_t)^2 = 2\times(4 - I_D - 1)^2 \qquad [V, mA, k\Omega]$$

$$2I_D^2 - 17I_D + 32 = 0 \quad \Rightarrow \quad I_D = 2\,, \quad V_{DS} = 6 \qquad [V, mA, k\Omega]$$

بنابراین ترانزیستور در ناحیه فعال قرار دارد.

ب- محاسبه پارامتر های ترانزیستور:

$$g_m = 2\sqrt{K\,I_D} = 4mA/V \quad \Rightarrow \quad r_s = \frac{1}{g_m} = 250\Omega$$

پ- محاسبه مشخصات مدار:

$$R_i = R1 \| R2 = 500k\Omega$$

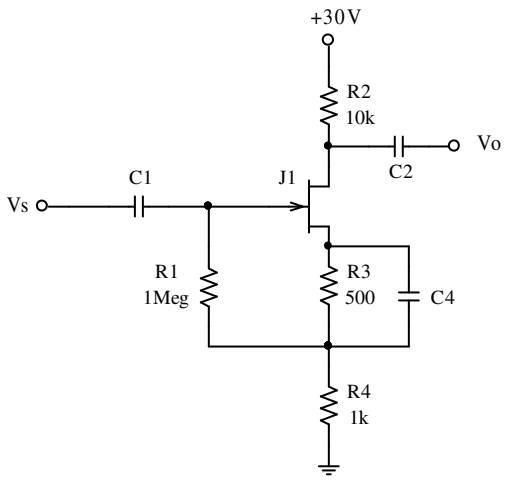
$$A_v = \frac{R3}{R3 + rs} = 0.8$$

$$R_o = R3 \| r_s = 200\Omega$$

٦-٥ چند مثال

در این بخش میخواهیم در قالب چند مثال، استفاده از روش مناسب در حل یک مسئله خاص را بیاموزیم.

مثال ٦-٥ مشخصات مدار شکل ٦-١٦ را با فرض $V_P = -2V$ و $I_{DSS} = 8mA$ بدست آورید.



شکل ٦-١٦ مدار مثال ٦-٥

حل: چون مقدار V_A مشخص نشده است $r_o \to \infty$ فرض می شود.

الف- محاسبه نقطه کار: از رابطه (٦-٢) و شکل ٦-١٦

$$\left.\begin{aligned} I_D &= I_{DSS}\cdot\left(1-\frac{V_{GS}}{V_P}\right)^2 \\ V_{GS} &= -R3\cdot I_D \end{aligned}\right\} \Rightarrow I_D = 8\cdot\left(1-\frac{-0.5\cdot I_D}{-2}\right)^2$$

$$I_D^2 - 10I_D + 16 = 0 \quad \Rightarrow \quad I_D = \begin{cases} 8mA & \times \\ 2mA & \surd \end{cases}$$

$$V_{DG} = V_{DD} - I_D\cdot(R2+R4) = 30 - 2\times(10+1) = 8V > -V_P$$

بنابراین ترانزیستور در ناحیه فعال قرار دارد.

ب- محاسبه پارامترهای ترانزیستور: از (٦-٤) و (٦-١٤)

$$g_m = \frac{2}{|V_P|}\cdot\sqrt{I_D\cdot I_{DSS}} = \frac{2}{2}\cdot\sqrt{2\times 8} = 4mA/V \quad \Rightarrow \quad r = \frac{1}{g_m} = 250\Omega$$

ج- محاسبه مشخصات مدار: برای استفاده از روش ذهنی - برای این که به مدار استاندارد سورس مشترک برسیم - در این مدار نیز باید مقاومت شناور $R1$ را طبق قضیه میلر به دو مقاومت $R1' = \frac{R1}{1-K}$ در ورودی، و $R1'' = \frac{K\cdot R1}{K-1}$ در خروجی تقسیم کنیم. در این صورت $K = \frac{v_s}{v_g}$. چون $R1 >> R4$ به احتمال زیاد $R1'' >> R4$ (چرا؟) بوده از اثر آن در سعی اول صرفنظر می کنیم. (توجه شود که در این مدار $0 < K < 1$ (چرا؟)). بنابراین:

$$K = \frac{v_s}{v_g} \approx \frac{R4}{r_s + R4} = \frac{1}{0.25+1} = 0.8$$

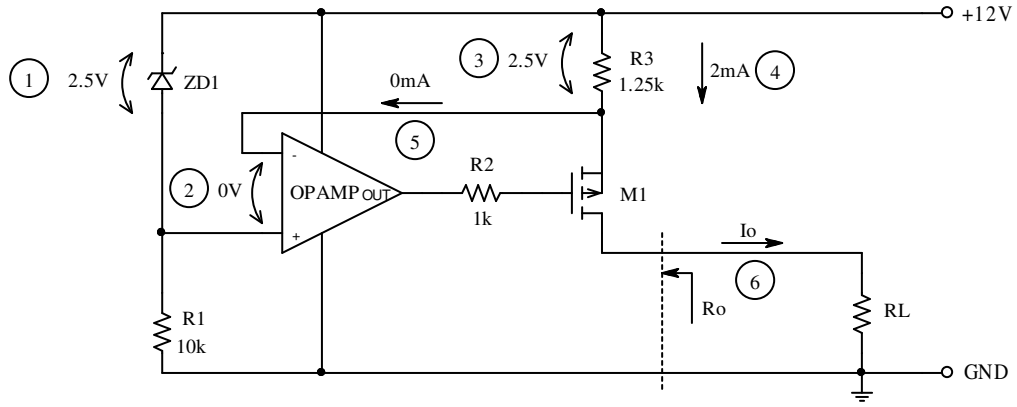
$$R1' = \frac{R1}{1-K} \approx \frac{1M\Omega}{1-0.8} = 5M\Omega$$

پس فرض اولیه درست بود.

$$R''1 = \frac{K\,R2}{K\text{-}1} \approx \frac{0.8\times 1M\Omega}{0.8\text{-}1} = \text{-}4M\Omega$$

$$R_i = R1' = 5M\Omega\,, \qquad R_o = R2 = 10k\Omega\,, \qquad A_{v_s} = -\frac{R2}{r_s + R4} = -8$$

مثال ٦-٦ در مدار شکل ٦-١٧ مشخصات آپ امپ: $A_o = 1000$، $R_{i_a} = 100k\Omega$، $R_{o_a} = 100\Omega$ مشخصات فت: $V_t = -2V$، $K = 2mA/V^2$ و مشخصات دیود: $V_A = 100V$، $V_Z = 2.5V$، $r_Z = 10\Omega$ فرض می شوند. مقدار R_L چقدر می تواند باشد، تا مدار کار خود را درست انجام دهد؟ در این صورت مقادیر I_o و R_o را بدست آورید.



شکل ٦-١٧ مدار مثال ٦-٦

حل: در این مدار به راحتی از روی شکل می توان مقدار جریان را بدست آورد.

١- $r_Z << R1$، در نتیجه از افت ولتاژ دو سر آن می توان صرفنظر کرده، $V_{ZD1} \approx V_Z = 2.5V$.

٢- بهره آپ امپ $A_o = 1000$، در صورتی که اشباع نشده باشد، $V_I < V_{CC} / A_o < 12mV \approx 0$

٣- در نتیجه: $V_{R3} = V_{ZD1} - V_I \approx 2.5V$

٤- و: $I_{R3} = V_{R3}/R3 \approx 2mA$.

٥- جریان ورودی آپ امپ $I_{I_a} = V_{I_a}/R_{i_a} < 12mV/100k\Omega << I_{R3} \approx 0$

۶- و از آن جا: $I_o = -I_D = I_S \approx I_{R3} \approx 2mA$

برای محاسبه محدوده R_L باید بدانیم که مدار چه کار می کند. تا زمانی که تقویت کننده و ترانزیستور در ناحیه فعال قرار دارند، جریان خروجی: $I_o \approx V_{ZD1}/R3 \approx Const(R_L)$. بنابراین این مدار یک منبع جریان بوده، جریان گذرنده از مقاومت بار مستقل از مقدار آن است. ترانزیستور یک $p-Ch\ MOSFET$ است. بنابراین برای این که فت در ناحیه خطی قرار گیرد باید $V_{GS} < V_t = -2V$ و $V_{DG} < -V_t = 2V$ باشند. در نتیجه تا هنگامی که ترانزیستور در ناحیه خطی قرار دارد، آپ امپ نیز اشباع نشده است (چرا؟). بنابراین با توجه به مطالب فوق و این واقعیت که $|V_{DS}| < 9.5V << V_A$:

از (۶-۸) با توجه به $p-Ch$:

$$I_D \approx -K \cdot (V_{GS} - V_t)^2$$

$$V_{GS} \approx -\sqrt{-I_D/K} + V_t \approx -\sqrt{2/2} - 2 = -3V$$

$$V_{DS} = V_{DG} + V_{GS} \le -V_t + V_{GS} = -(-2) - 3 = -1V$$

$$\left.\begin{array}{l} V_S = V_{CC} - I_S \cdot R3 \\ V_D = V_S - V_{DS} \end{array}\right\} \Rightarrow V_D < 12 - 2.5 - 1 = 8.5V$$

از طرف دیگر:

$$V_D = R_L \cdot I_o$$

پس:

$$R_L < \frac{8.5V}{2mA} \quad \Rightarrow \quad R_L = 0 \cdots 4.25k\Omega$$

برای محاسبه R_o باید مدل علایم کوچک تقویت کننده و ترانزیستور را در مدار قرار داده و طبق معمول نسبت ولتاژ به جریان خروجی را بدست آوریم. این مدار در شکل ۱-۱۲۵ نمایش داده شده است:

از (۶-۱۱):

$$g_m \approx 2 \cdot \sqrt{K \cdot I_D} \approx 2 \times \sqrt{2 \times 2} = 4mA/V$$

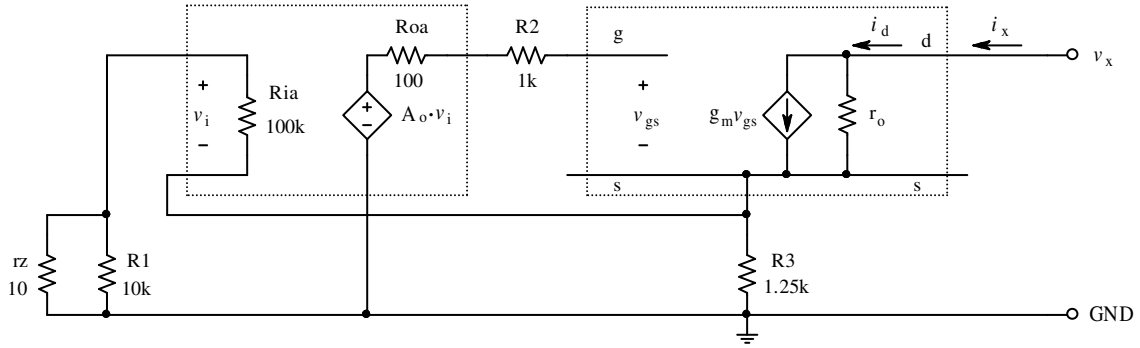
از (۶-۱۳):

$$r_o = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D} \approx \frac{100V}{2mA} = 50k\Omega$$

و در نتیجه:

$$\mu = g_m \cdot r_o = 4 \times 50 = 200$$

توجه کنید که مقدار V_{DS} و در نتیجه r_o وابسته به مقدار R_L است. بنابراین به کمک مقادیر محاسبه شده، کوچکترین مقدار مقاومت خروجی بدست می آید.



شکل ٦-١٨ مدار معادل علایم کوچک مدار شکل ٦-١٧ جهت بدست آوردن مقاومت خروجی

در این مدار R_{oa} و $R2$ نقشی در محاسبه R_o ندارند و اثر $R1$ و r_Z قابل اغماض است (چرا؟).

بنا به تعریف:

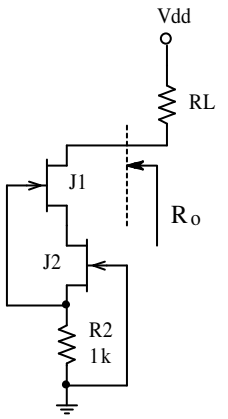
$$R_o = \frac{v_x}{i_x} = \frac{v_x}{i_d}$$

$$\left.\begin{aligned} v_x &= \left(i_x - g_m \cdot v_{gs}\right) \cdot r_o + i_x \cdot \left(R3 \| R_{ia}\right) \\ v_{gs} &= v_g - v_s = A_o \cdot v_i - (-v_i) = \left(A_o + 1\right) \cdot v_i \\ v_i &= -i_x \cdot \left(R3 \| R_{ia}\right) \end{aligned}\right\} \Rightarrow$$

$$R_o = r_o + \left(R3 \| R_{ia}\right) + g_m \cdot r_o \cdot \left(A_o + 1\right) \cdot \left(R3 \| R_{ia}\right) \approx \mu \cdot A_o \cdot R3$$

$$R_o \approx 200 \times 1000 \times 1.25k = 250M\Omega$$

مثال ٦-٧ در مدار شکل ٦-١٨ مشخصات فت ها: $V_P = -2V$، $I_{DSS} = 4mA$، $V_A = 50V$ و $V_{dd} = 12V$ است. به ازای چه مقادیر R_L مدار کار خود را درست انجام میدهد؟ مقاومت خروجی مدار (R_o) چقدر است؟



شکل ٦-١٨ مدار مثال ٦-٧

حل: تا زمانی که برای ترانزیستورها $V_{DG} > |V_P| = 2V$ باشد فت ها در ناحیه فعال بوده مانند منبع جریان ثابت (DC) عمل می کند.

از $I_{D1} = I_{D2} \approx I_{DDS}\left(1 - (V_{GS}/V_P)\right)^2$ و $V_{GS} = -I_{D2}R2$ جریان منبع $I_o = I_{D1} \approx 1mA$ بدست می آید (1.0067). همچنین برای این که ترانزیستور ها در ناحیه فعال باقی بمانند باید:

$$V_O = V_{D1} = V_{DG1} + I_{D2}\,R2 > 2V + 1V \approx 3V$$

باشد. از آنجا:

$$R_L = \frac{V_{dd} - V_O}{I_D} < \frac{9V}{1mA} = 9k\Omega$$

بنابراین:

$$0 \leqslant R_L \leqslant 9k\Omega$$

پارامترهای ترانزیستورها:

$$g_{m1} \approx g_{m2} \approx \frac{2}{|V_P|}\sqrt{I_D\,I_{DSS}} \approx \frac{2}{2} \times \sqrt{1 \times 4} = 2mA/V$$

$$r_o = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D} \approx \frac{50V}{1mA} = 50k\Omega$$

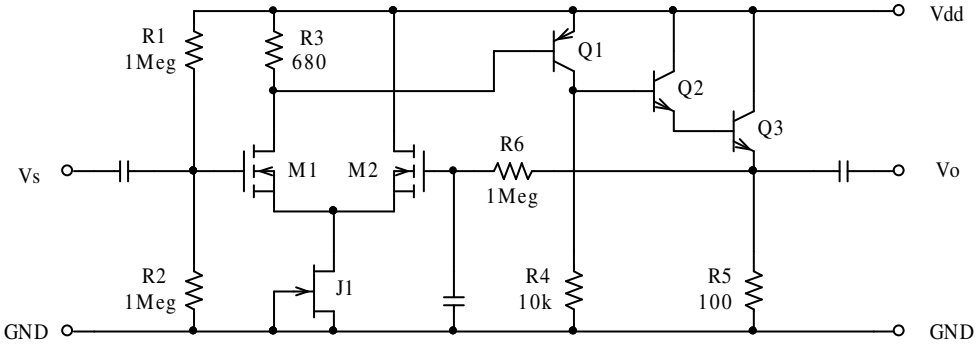
مقاومت دیده شده از سوی S_{J1} به سمت D_{J2}:

$$R'_o = \left(1 + g_{m2}R2\right)r_{o2} + R2 \approx 151k\Omega$$

و مقاومت خروجی:

$$R_o = \left(1 + g_{m1}R'_o\right)r_{o1} + R'_o \approx 15M\Omega$$

مثال ٦-٨ برای مدار شکل ٦-١٩ $V_{dd} = 12V$، $V_P = -2V$، $I_{DSS} = 2mA$، $V_t = 1V$ و $K = 4mA/V^2$ فرض شوند. مقاومت ورودی، مقاومت خروجی و بهره ولتاژ را بدست آورید.



شکل ٦-١٩ مدار مثال ٦-٨

حل: این مدار یک تقویت کننده سه طبقه است. ورودی یک طبقه تفاضلی است که از $J1$، $M1$ و $M2$ تشکیل شده است. طبقه میانی را امیتر مشترک $Q1$ تشکیل می دهد. بالاخره طبقه خروجی توسط زوج دارلینگتن $Q2$، $Q3$ در کلکتور مشترک ساخته شده است. طبقه اول مقاومت ورودی مدار را زیاد می کند. بهره مدار توسط طبقه دوم و مقاومت خروجی کم توسط طبقه آخر تامین می شود. در این مدار برای پارامترهایی که مشخص نشده اند، مقادیر پیش فرض انتخاب می شوند. یعنی: $V_A \to \infty$، $\beta = 100$، $nV_T = 25mV$ و $|V_{BE}| \approx 0.7V$. در این مدار منطقی است که از روش آزمون و خطا استفاده کنیم (چرا؟).

الف- محاسبه نقاط کار: سعی اول (با توجه به جهت جریان ها و ولتاژها قدر مطلق آنها منظور می شود):

$$V_{G_{M1}} = \frac{R2}{R1+R2} = 6V \quad \Rightarrow \quad V_{E3} = V_{G_{M2}} \approx V_{G_{M1}} = 6V$$

$$I_{C3} \approx I_{E3} = \frac{V_{E3}}{R5} \approx 60mA$$

$$V_{B2} = V_{E3} + 2V_{BE} \approx 7.4V\ ,\quad I_{B2} \approx I_{E3}/\beta^2 \approx 6\mu A$$

$$I_{C1} = I_{B2} + \frac{V_{B2}}{R4} \approx 0.75mA$$

$$V_{GS_{J1}} = 0 \ \Rightarrow\ I_{D_{J1}} = I_{DSS} = 2mA$$

$$I_{D_{M1}} = I_{B1} + \frac{V_{BE1}}{R3} = \frac{0.75mA}{100} + \frac{0.7V}{680\Omega} \approx 1.04mA$$

$$I_{D_{M2}} = I_{D_{J1}} - I_{D_{M1}} \approx 0.96mA$$

حال خطای ناشی از فرض اولیه $V_{G_{M2}} \approx V_{G_{M1}}$ را بررسی می کنیم:

$$I_D = K(V_{GS} - V_t)^2 \ \Rightarrow\ V_{GS_{M1}} \approx 1.6V\ ,\quad V_{GS_{M2}} \approx 1.49V$$

بنابراین $\Delta V_{E3} = V_{G_{M1}} - V_{G_{M2}} \approx 0.11V$ بوده خطای محاسباتی $E_{Rel}(I_{C3}) < 2\%$ بوده (چرا؟) به تبع آن بقیه مقادیر نیز در همان سعی اول در حد قابل قبولی محاسبه شده اند.

ب- محاسبه پارامترهای ترانزیستورها:

$$r_e = \frac{nV_T}{I_C} \ \Rightarrow\ r_{e1} \approx 33\Omega\ ,\quad r_{e3} \approx 0.42\Omega$$

$$M1, M2 : g_m = 2\sqrt{K\, I_D}\ ,\quad r_s = \frac{1}{g_m} \ \Rightarrow\ r_{s1} \approx 245\Omega\ ,\quad r_{s2} \approx 255\Omega$$

پ- محاسبه مشخصات مدار:

$$R_i = R1 \| R2 \| \infty \ = 500k\Omega \qquad (500.000)$$

$$R_o = R5 \| R6 \| \left(2r_{e3} + R4/\beta^2\right) \approx 1.8\Omega \qquad (1.7839)$$

$$A_v = A_{v1} \times A_{v2} \times A_{v3}$$

$$A_{v1} = -\frac{R3 \| \beta r_{e1}}{r_{s1} + r_{s2}} \approx -\frac{680\Omega \| (100 \times 33\Omega)}{245\Omega + 255\Omega} \approx -1.13$$

$$A_{v2} = -\frac{R4 \| \beta^2 (2r_{e3} + R5)}{r_{e1}} \approx -\frac{10k\Omega \| 10^4 (2 \times 0.42\Omega + 100\Omega)}{33\Omega} \approx -300$$

$$A_{v3} = \frac{R6 \| R5}{(R6 \| R5) + 2r_{e3}} \approx 1$$

$$A_v \approx 1.13 \times 300 \times 1 \approx 340 \qquad (342.840)$$

چنان که مشاهده می شود مجموعه تقریب ها و خطا های محاسباتی کمتر از ۱٪ است.

خلاصه:

مطالبی که از ترانزیستور های اثر میدانی باید به خاطر داشته باشیم:

۱- در ناحیه فعال، مشخصه انتقالی برای یک $JFET$ طبق رابطه تقریبی: $i_D = I_{DSS}(1 - \frac{v_{GS}}{V_P})^2$ و برای یک $MOSFET$ طبق رابطه تقریبی: $i_D = K(v_{GS} - V_t)^2$ تعریف می شود.

۲- مدل DC فت ها در ناحیه فعال، به کمک یک مدار باز در ورودی، و یک منبع جریان وابسته به ولتاژ ورودی – طبق روابط فوق – در خروجی، توصیف می شود.

۳- مدل AC (علایم کوچک) فت ها در ناحیه فعال در نقطه کار $(V_{DS}\ ,\ I_D)$، مانند مدل بای پلار ترانزیستوری است که برای آن $\beta \to \infty$. در این مدل $r_o = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D}$

و برای $JFET$: $g_m = \frac{2}{|V_P|}\sqrt{I_D\, I_{DSS}}$ و برای $MOSFET$: $g_m = 2\sqrt{K\, I_D}$.

٤- در مدل شهودی از $r_s = \frac{1}{g_m}$ استفاده می شود.